修士学位論文

ATLAS 前後方ミューオントリガーシステム コミッショニングにおける SectorLogic による宇宙線トリガーの研究

> 神戸大学大学院 自然科学研究科物理学専攻 粒子物理研究室 060S121N 丹羽正

> > 平成 20 年 2 月 27 日

概要

2008年にスイス・ジュネーブ近郊にある CERN(欧州原子核研究機構)にて、大型陽子陽子 衝突型加速器 LHC(Large Hadron Collider)を用いた実験が開始される。LHCに設置される検出 器の一つに ATLAS 検出器がある。ATLAS 検出器では主に Higgs 粒子や超対称性粒子の探索が 行われる。

ATLAS 検出器では、40MH z の高頻度なバンチ衝突による膨大なデータの中から興味のある イベントを選別するため3段階のトリガーを用いる。このトリガーはハードウェアでおこなう Level 1、ソフトウェアでおこなう Level2、EVENT FILTER で構成されていて、我々はディテ クターで選別する Level1 トリガーに組み込まれる前後方ミューオントリガーの構築に取り組ん でいる。

LVL1 ミューオンエンドキャップトリガーとして使用される検出器である TGC (Thin Gap Chamber)が ATLAS 検出器に設置された。TGC エレクトロニクスの設置も行い、ATLAS 検 出器全体で宇宙線ミューオンを用いたコミッショニング(性能検証)をおこなっている。コミッ ショニングでは宇宙線を用いてトリガーできるようにトリガー条件の変更をおこなう必要があ る。そのため、コミッショニング用に前後方ミューオントリガーシステムの最終段に位置する Sector Logic の開発を行った。本論文では宇宙線ミューオンを用いたコミッショニングのため の TGC システムの構築と動作確認についてみていく。

目 次

第1章	序論	1
第2章	ATLAS 実験	3
2.1	LHC	3
2.2	ATLAS の目指す物理	4
	2.2.1 標準理論 Higgs 粒子	4
	2.2.2 超対称性粒子 (SUSY)	7
	2.2.3 超対称性 Higgs 粒子	8
	2.2.4 その他の物理	9
2.3	ATLAS 検出器	9
	2.3.1 内部飛跡検出器	11
	2.3.2 カロリメータ	11
	2.3.3 ミューオン・スペクトロメータ	12
	2.3.4 マグネットシステム	15
2.4	ATLAS 実験でのトリガー & DAQ システム......................	17
	2.4.1 LVL1	18
	2.4.2 LVL2	20
	2.4.3 EF (Event Filter)	21
第3章	TGC ミューオントリガーシステム	22
第 3 章 3.1	TGC ミューオントリガーシステム TGC の構造....................................	22 22
第 3 章 3.1	TGC ミューオントリガーシステム TGC の構造....................................	22 22 24
第3章 3.1	TGC ミューオントリガーシステム TGC の構造	22 22 24 25
第3章 3.1 3.2	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC の検出効率 TGC の配置	 22 22 24 25 25
第3章 3.1 3.2 3.3	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置 トリガースキーム	 22 22 24 25 25 27
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置 トリガースキーム TGC エレクトロニクス	 22 22 24 25 25 27 29
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置 トリガースキーム TGC エレクトロニクス 3.4.1 システム全体	 22 22 24 25 25 27 29 29
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置	 22 24 25 25 27 29 32
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置 トリガースキーム TGC エレクトロニクス 3.4.1 システム全体 3.4.2 TGC エレクトロニクスの設置 3.4.3 ASD(Amplifier Shaper Discriminator) Board	 22 24 25 25 27 29 29 32 33
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステム TGC の構造 3.1.1 TGC のシグナル 3.1.2 TGC の検出効率 TGC の配置 トリガースキーム TGC エレクトロニクス 3.4.1 システム全体 3.4.3 ASD(Amplifier Shaper Discriminator) Board 3.4.4 PP (Patch Panel) ASIC	 22 24 25 25 27 29 32 33 33
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1 TGC のシグナル3.1.2 TGC の検出効率3.1.2 TGC の検出効率TGC の配置 $$	 22 24 25 25 27 29 32 33 35
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1TGC のシグナル3.1.2TGC の検出効率TGC の配置トリガースキームTGC エレクトロニクス3.4.1システム全体3.4.2TGC エレクトロニクスの設置3.4.3ASD(Amplifier Shaper Discriminator) Board3.4.4PP (Patch Panel) ASIC3.4.5SLB (Slave Board) ASIC3.4.6JRC(JTAG Routing Controller)	22 24 25 25 27 29 29 32 33 33 35 37
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1TGC のシグナル3.1.2TGC の検出効率TGC の配置トリガースキームTGC エレクトロニクス3.4.1システム全体3.4.2TGC エレクトロニクスの設置3.4.3ASD(Amplifier Shaper Discriminator) Board3.4.4PP (Patch Panel) ASIC3.4.5SLB (Slave Board) ASIC3.4.7DCS(Detector Control System)	22 24 25 25 27 29 29 32 33 33 35 37 37
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1TGC のや出効率3.1.2TGC の配置トリガースキームTGC エレクトロニクス3.4.1システム全体3.4.2TGC エレクトロニクスの設置3.4.3ASD(Amplifier Shaper Discriminator) Board3.4.4PP (Patch Panel) ASIC3.4.5SLB (Slave Board) ASIC3.4.7DCS(Detector Control System)3.4.8PS Board	22 24 25 25 27 29 29 32 33 33 35 37 37 38
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1 TGC のシグナル3.1.2 TGC の検出効率7GC の配置トリガースキーム7GC の配置トリガースキーム7GC エレクトロニクス3.4.1 システム全体3.4.2 TGC エレクトロニクスの設置3.4.3 ASD(Amplifier Shaper Discriminator) Board3.4.4 PP (Patch Panel) ASIC3.4.5 SLB (Slave Board) ASIC3.4.6 JRC(JTAG Routing Controller)3.4.8 PS Board3.4.9 SPP(Service Patch Panel) Board	22 24 25 25 27 29 29 32 33 33 35 37 37 38 38
第3章 3.1 3.2 3.3 3.4	TGC ミューオントリガーシステムTGC の構造3.1.1TGC のシグナル3.1.2TGC の検出効率TGC の配置トリガースキームTGC エレクトロニクス3.4.1システム全体3.4.2TGC エレクトロニクスの設置3.4.3ASD(Amplifier Shaper Discriminator) Board3.4.4PP (Patch Panel) ASIC3.4.5SLB (Slave Board) ASIC3.4.6JRC(JTAG Routing Controller)3.4.7DCS(Detector Control System)3.4.8PS Board3.4.10PS Pack	22 24 25 25 27 29 29 32 33 33 35 37 37 38 38 39

	3.4.12 SL(Sector Logic)	41		
	3.4.13 SSW(Star Switch)	42		
	3.4.14 ROD(Read Out Driver Board)	42		
	3.4.15 High-pT Star-switch Controller Board (HSC)	44		
	3.4.16 Control Configuration Interface Board(CCI)	44		
第4章	Sector Logic			
4.1	Sector Logic の概要	45		
	4.1.1 Sector Logic の機能ブロック	46		
4.2	2 Sector Logic Board			
4.3	トリガーシミュレーションでのパフォーマンス	52		
	4.3.1 トリガーシミュレーション	52		
	4.3.2 トリガー効率	53		
∽⋷卒				
お う早 5 1		33		
5.1		55		
		33 56		
5.0	$5.1.2$ $1/12$ \overline{U} \overline{V} \overline{V} \overline{U}	56		
5.2	1/12 セクター検査	56		
		56		
	5.2.2 テストハルスを用いた検査	57		
5.3		60		
	5.3.1 宇宙線検査のセットアップ	60		
	5.3.2 トリガー条件	61		
	5.3.3 宇宙線データのプロファイル	62		
箪6音	コミッショーング	64		
61	コミッショニング用 TGC システムの構築	64		
011	$6.1.1$ TGC $D \tau \gamma r \gamma \tau$	65		
	612 SL $0 \pi \nu \mu \nu \nu$	67		
	613 コミッショニングの準備	68		
	614 宇宙線トリガー	69		
62	トリガー情報の読み出し	69		
0.2	6.2.1 Sector Logic の読み出し	70		
	6.2.1 Better Logic の説の出し. 6.2.2 HPT モジュールの出力情報の読み出し.	73		
	62.3 チェンバーのヒットプロファイルとの比較	75		
		,5		
第7章	まとめ	76		

第1章 序論

スイスの CERN 研究所で LHC(Large Hadron Coll ider)の建設が進められていて、2008 年夏 から実験開始が予定されている。LHC とは周長 27km の大型陽子陽子衝突型加速器で、重心系 のエネルギーが 14TeV の世界最高エネルギーを持つ加速器である。LHC では標準理論で予言 される粒子の中で唯一実験的に確認されていない Higgs 粒子の探索や標準理論の枠組みを超え た SUSY 粒子の探索が行われる。LHC には衝突点が 4 箇所あり、そのうちの一つに ATLAS 検 出器がある。ATLAS 検出器は新粒子の発見や精密測定をおこなうことのできる汎用検出器で あり、そのための高精度な検出器が多く設置される。LHC 加速器では 40MHz という高頻度な バンチ衝突から膨大な測定データが生じ、膨大なバックグラウンドの中から興味あるイベント を選別するためのトリガーが必要となる。ATLAS 検出器のトリガーは、ハードウェアによる LVL1 トリガー、ソフトウェアによる LVL2 トリガー、Event Filter の 3 段階のトリガーで構成 されている。その初段にある LVL1 トリガーではバンチ衝突にあわせた高速処理と確実さが要 求される。ATLAS 検出器には LVL1 前後方ミューオントリガーとして 25ns 以上の時間分解能 を持った TGC(Thin Gap Chamber) が設置されている。現在、この TGC システムの構築をおこ なっている。

TGC はこれまで、日本、イスラエル、中国で作成、検査されてきたが、ATLAS 検出器へのイ ンストールの前にエレクトロニクスを含めた動作の確認をおこなわなければならない。TGC は ビッグウィールと呼ばれる円盤状に配置される。インストールはこの 1/12 のセクター単位でお こなわれるため、1/12 セクターごとに検査をおこなう。この検査では、エレクトロニクスの検 査と TGC の動作も含めて検査をするための宇宙線ミューオンを用いた検査をおこなった。エレ クトロニクスの検査では、トリガー、読み出し、コントロールの動作確認と、トリガー、読み 出しのタイミングの調整をおこなった。動作不良のものが見つかれば、修理や交換をおこなっ た。チェンバーからの信号を見るために、宇宙線ミューオンを用いて検査をおこなった。TGC はガスチェンバーであり本番の実験で $CO_2/n - Pentan$ を用いるが、ここでは CO_2 のみを用い た。TGC で宇宙線ミューオンを捕らえて、トリガーをだすことができた。また、そのトリガー を LVL1 トリガー信号とみたてて読み出しをおこなうことができた。チェンバーからの信号を 読み出すことで、チャンネル欠損の発見や電気的なノイズにより動作不良のチェンバーの交換 をおこなうことができた。ここで動作が確認されたセクターが ATLAS 検出器へインストール された。

ATLAS 実験においてインストールから陽子陽子衝突反応でのデータ収集までの段階をコミッショニング(性能検証)と呼ぶ。ATLAS 検出器は多くの検出器とマグネットの集合体であり、とても巨大で複雑なシステムを持つ。検出器は一度インストールされてしまうと再び取り出したり、修理を行うことが難しい場合がある。このため、大規模な検出器である ATLAS 検出器を 正常に動作させるためにコミッショニングは必要不可欠な作業である。

2007 年9月に TGC のビッグウィールが ATLAS 検出器に設置された。これまで 1/12 セクター での動作確認や各エレクトロニクスモジュールの検査などが個別に行われてきた。ATLAS 検出 器にインストールされ、エレクトロニクスモジュールなどのインストールも進んできているた め、TGC システム全体でのコミッショニングを行えるようになった。現在、宇宙線ミューオン を用いてコミッショニングを進めている。新たに、TGC エレクトロニクスである HPT や Sector Logic や ROD などのモジュールを加え、動作の検証をおこなった。さらに、ATLAS 検出器全体でのコミッショニングも始められており、TGC も含め宇宙線ミューオンを使ってデータ収集を行っている。

今回この宇宙線ミューオンを用いたコミッショニングを行うために、TGC システムの構築を おこなった。その中でも宇宙線でトリガーを行うための Sector Logic の開発を行った。Sector Logic は回路書き換え可能な FPGA(Field Programmable Gate Array)が搭載されていて、前後方 ミューオントリガーの中で最終段に位置するため、今回のようなコミッショニングにも対応で きるように柔軟な設計がなされている。TGC は本来衝突点からの粒子にしか感度を持たない が、トリガー条件を変えることで、宇宙線ミューオンでもトリガーを行うことができた。そし て、TGC のトリガーを後段の CTP へ送ることができ、宇宙線ミューオンを用いたコミッショ ニングでの LVL1 トリガーとして動作することも確認できた。

第2章 ATLAS 実験

この章では初めに ATLAS 実験が行われる LHC 加速器について説明し、続いて ATLAS 実験 で発見が期待される物理、ATLAS 検出器の各検出器について説明する。

2.1 LHC

LHC(Large Hadron Collider)は2008年夏の実験開始を目指して、スイスとフランスの国境に ある CERN(欧州合同原子核共同研究機構)にて地下100mに建設中の周長約27kmの大型陽 子陽子衝突型加速器である。図2.1にLHCの完成予想図を示す。ハドロンコライダーであるた めシンクロトロン放射によるエネルギー損失が少なく、重心系14TeVの高エネルギー領域の実 験が可能である。陽子ビームは1.1×10¹¹個づつバンチ化され、バンチ・クロッシング・レー トは40.08MHzで、高ルミノシティ時には1回のバンチクロッシングあたり平均23回の陽子衝 突が予想される。LHCの主なパラメーターを表2.1に示す。



図 2.1: LHC 加速器

主リング周長	26.66km	重心系エネルギー(陽子+陽子)	7.0TeV+7.0TeV			
(低) ルミノシティ	$10^{33} \text{cm}^{-2} \text{sec}^{-1}$	(高) ルミノシティ	$10^{34} \text{cm}^{-2} \text{sec}^{-1}$			
ルミノシティ寿命	10 時間	入射エネルギー	450GeV			
衝突頻度	40.08MHz	バンチ間隔	24.95nsec			
1 バンチあたりの陽子数	10 ¹¹ 個	バンチの長さ	75mm			
バンチ数	2835 個	バンチ衝突当たりの陽子衝突	23			
衝突点のビーム半径	16µm	衝突角度	200μ rad			

表 2.1: LHC 加速器の主なパラメーター

LHC には 4 つのビーム衝突点がありそれぞれに、後述する大型汎用検出器 ATLAS(A Troidal LHC ApparatuS)、ATLAS より小型の汎用検出器である CMS(the Compact Muon Solenoid 図 2.2)、重イオン衝突実験用検出器の ALICE (A Large Ion Collider Experiment 図 2.3)、B-Physics に特化した検出器 LHC-B(図 2.4) が設置される。



🗷 2.2: CMS

図 2.3: Alice

図 2.4: LHC-B

2.2 ATLASの目指す物理

ATLAS 実験の主要な目的は Higgs 粒子と超対称性粒子の発見である。以下にそれらについて 簡単に説明する。

2.2.1 標準理論 Higgs 粒子

Higgs 粒子は、ボソンとフェルミオンに質量を与える未知の粒子である。ATLAS 実験の主要 な目的はこの Higgs 粒子の発見であり、ATLAS 検出器は、質量 100GeV から 1TeV の広範囲で Higgs 粒子を探索する能力を持つ。

Higgs 粒子は重い粒子と結合しやすいため、主に以下の4つの生成過程が考えられる。それ ぞれのファインマンダイアグラムを図 2.5 に、生成断面積と質量の関係を図 2.6 に示す。



図 2.5: Higgs 生成のファインマン・ダイアグラム

図 2.6: Higgs 生成断面積の質量依存

1. $gg \rightarrow H$ (gluon fusion)

トップクォークやボトムクォークのループを介した過程で、最も断面積が大きい。その 反面、Higgs 粒子が崩壊して出来る粒子以外に大きな p_T(運動量)を持つ粒子がなく、バッ クグラウンドとの選別が非常に難しい。

- 2. $qq \rightarrow qqH$ (W/Z fusion) クォ-クから放出されたゲージボソンから Higgs 粒子が生成されている。断面積も比較 $的大きく、反跳したクォークに起因する大きな <math>p_T$ を持つジェットが 2 本観測される特徴 があり、イベントの選別が比較的行いやすい。
- 3. $qq \rightarrow (W/Z)H$ (W/Z associate production) $0 \pi - 0$ の対消滅で生成されたゲージボソンから、更に Higgs 粒子が放射される過程。終 状態にゲージボソン (W/Z) が観測される特徴がある。
- *qq/gg → ttH* (top associate production)
 対生成されたトップクォークから、Higgs 粒子が放出される過程。断面積は小さいが、特徴のあるトップクォークペアを終状態に含んでいる。

次に Higgs 粒子の崩壊過程について述べる。崩壊過程の分岐比は図 2.7 に示すように Higgs の質量に依存しており、各領域で特徴的な崩壊過程が存在する。以下にそれぞれの崩壊過程を 簡単に説明する。



図 2.7: Higgs 崩壊分岐比の質量依存

1. $H \rightarrow \gamma \gamma (m_H < 150 \text{ GeV})$

この質量領域では、実は $b\bar{b}$ 、 $c\bar{c}$ 、 $\tau^+\tau^-$ が支配的であるが、陽子陽子衝突から引き起こされる QCD ジェットバックグラウンドと区別することが難しい。そこで希崩壊ではあるが $H \rightarrow \gamma\gamma$ を観測し、不変質量 $M_{\gamma\gamma}$ 分布を求めると、Higgs 粒子の質量が鋭いピークとして存在する。エネルギー及び角度分解能の優れた電磁カロリメータが必要となる。

2. $H \rightarrow \tau \tau (m_H < 150 \text{ GeV})$

Higgs 粒子が軽い場合、発見に有効とされているのがこのチャネルである。 $\gamma\gamma$ よりも崩壊確立が高く、W/Z fusion の生成過程を考えることでバックグラウンドと区別することができる。この場合、Higgs のピークはバックグランドである Z のピークのテールに現れる。 τ の崩壊にはニュートリノが含まれるので E_T^{miss} の精度が重要になる。

3. $H \rightarrow ZZ^* \rightarrow 4l^{\pm}$ (120GeV~180GeV)

このモードは、最も綺麗なピークが得られるモードの一つである。一つのレプトン対に 対しては、不変質量 m_zに等しくないという条件を課することが出来るが、Z* が仮想粒子 であるため、もう一方のレプトン対の不変質量には制限が無い。そのため、検出器には 運動量、エネルギーに対する高い分解能が求められる。

バックグラウンドとしては、 ZZ^* 、 $Z\gamma^*$ 、 $t\bar{t}$ 、 $Zb\bar{b}$ がある。このうち ZZ^* 、 $Z\gamma^*$ は減らすことは出来ないが、生成断面積もそれほど大きくない。 $t\bar{t}$ 、 $Zb\bar{b}$ はそれぞれレプトン対が、 Z 起源または Z^* 起源であるという条件をつけることによって取り除くことが出来る。

4. $H \rightarrow ZZ \rightarrow 4l^{\pm}$ (180GeV~800GeV) このモードが最も綺麗なピークを得られる。2 組のレプトン対の不変質量が共に m_Z に等 しいという条件を課すことが出来るため、信頼性の高いモードである。ただし、Higgs 粒 子の質量が大きくなるにつれ崩壊幅が急激に大きくなるため、有効性が落ちる。

- 5. $H \to ZZ \to llvv$ (400GeV~) この領域では、このモードの方が $H \to ZZ \to 4l^{\pm}$ よりも分岐比が約6倍も高い。vvの不 変質量は再構成することは出来ないが、これに起因する消失横方向エネルギー E_T^{miss} を精 密に測定することが必要になる。
- 6. $H \to WW \to lvjj, H \to ZZ \to lljj$ (600GeV~) この領域ではこれらのモードが $H \to ZZ \to 4l^{\pm}$ に比べて、 $H \to WW \to lvjj$ は約 150 倍、 $H \to ZZ \to lljj$ は約 20 倍の分岐比を持つ。これらのモードでは、バックグラウンドと区 別するために Higgs 粒子が W/Z 融合過程によって生成された場合を考える。この過程で は、散乱角前方にクォークによる 2 つのジェットが特徴的で、このジェットを指標とする ことでバックグラウンドを排除することが出来る。

最後に ATLAS 実験における標準 Higgs 粒子発見の可能性を図 2.8 に示す。図 2.8 より、30fb⁻¹ の積算ルミノシティがあれば、標準 Higgs 粒子は 5 σ の確からしさで発見できることを示して いる。



図 2.8: 標準 Higgs 粒子発見の可能性

2.2.2 超対称性粒子 (SUSY)

素粒子物理学の究極の目標は重力を含めた力の大統一であり、超対称性 (SUSY) の発見はこれに向けての大いなる一歩であると最も有力視されている。LEP でのゲージ理論の精密検証の結果、超対称性による力の大統一の可能性が示された。

この超対称性は、ボソンとフェルミオンを交換する。つまり通常知られているボソンやフェ ルミオンに対し、スピンが 1/2 だけ異なりスーパーパートナーと呼ばれる超対称性粒子の存在 を予言する。例えば、クォークやレプトン(フェルミオン)のスーパーパートナーとして、ス クォーク(\tilde{q})やスレプトン(\tilde{l})(ボソン)があり、グルーオン(ボソン)のスーパーパートナーと して、グルイーノ(\tilde{g})(フェルミオン)がある。もし、この理論が正しければ、LHCでは強い 相互作用をするスクォークやグルイーノの対が大量に生成され、超対称性粒子の発見が期待さ れる。

Rパリティ保存則を課すと、超対称性粒子は必ず対で生成され、次々と崩壊を繰り返す。崩壊 仮定によっては比較的重いニュートラリーノ($\tilde{\chi}_{2,3,4}^0$)やチャージーノ($\tilde{\chi}_{1,2}^\pm$)が生成されることが ある。そして、最終的に超対称性粒子のなかで最も軽い質量を持つLSP(Lightest SUSY Particle) になる。このLSPの候補としては最軽量ニュートラリーノ($\tilde{\chi}_1^0$)が考えられるが、この粒子は 直接観測にかからない。しかし、解析に於いて消失横方向エネルギー E_T^{miss} として現れるので、 ジェットと共に E_T^{miss} を指標として探索を行う。主な崩壊として以下の3つがある。

1. Multijets+ $E_T^{miss} \in - \nvDash$

$$\tilde{g} \rightarrow q \tilde{q} \tilde{\chi}_1^0 \rightarrow \text{jets} + E_T^{miss}$$

 $\tilde{q} \rightarrow q \tilde{\chi}_1^0 \rightarrow \text{jets} + E_T^{miss}$

2.2 レプトン・モード

$$2\tilde{g} \rightarrow 2(q\tilde{q}\tilde{\chi}_i^{\pm}) \rightarrow 2(q\tilde{q}\tilde{W}^{\pm}\tilde{\chi}_1^0) \rightarrow 2(\text{jets} + l^{\pm} + E_T^{miss})$$

3.3 レプトン・モード

$$\tilde{\chi}_1^{\pm} \tilde{\chi}_2^0 \to l \nu \tilde{\chi}_1^0 + l l \tilde{\chi}_1^0 \to 3l + E_T^{miss}$$

2.2.3 超対称性 Higgs 粒子

超対称性理論の中で最も単純な MSSM(Minimal Supersymmetric extension of Standard Model) では、2つの Higgs 2 重項が要求され、結果的に5つの Higgs 粒子が導入される。この5つはそ れぞれ、 $H^{\pm}(荷電スカラー)$ 、h(中性軽スカラー)、H(中性重スカラー)、A(中性擬スカラー) であ $る。これらの Higgs 粒子の質量は2つのパラメーター tan<math>\beta$ 、 m_A で表される。

以下に、MSSM 中性 Higgs 粒子の崩壊モードで観測が期待されるものを説明する。

1. $H/A \rightarrow \tau \tau$

標準 Higgs 粒子の場合はこのモードは分岐比が低く観測に適さないが、MSSM では高い 分岐比が期待される。生成された 7 粒子の両方がレプトンに崩壊するチャネルと、一方 はハドロンに崩壊するチャネルの2種類のモードが利用できる。

2. $H/A \rightarrow \mu\mu$

 $H/A \rightarrow \tau\tau$ に比べて、分岐比は $(m_{\mu}/m_{\tau})^2$ 倍低いが、精度よく測定が行えることから $\tau\tau$ モードでの測定を補う役割が期待される。

3. $H \rightarrow hh$

崩壊モードは、 $hh \rightarrow bb\bar{b}\bar{b}$ が支配的だが、このモードでは効率の良いトリガーが行えな いため、 $hh \rightarrow \gamma\gamma\bar{b}\bar{b}$ チャネルで観測されることが期待される。イベントレートは低いが、 2つの異なる Higgs 粒子の反応という意味で非常に興味深い。

4. $A \rightarrow Zh$

2つの Higgs 粒子が関係した反応として興味深い。 $Zh \rightarrow llb\bar{b}$ など Z の崩壊で生じる 2つ のレプトンでトリガーを行う方法が有効である。

2.2.4 その他の物理

ALTAS 実験の目的は上で述べた新しい素粒子現象の探索以外に標準理論の検証、ボトムクォークの精密検証、QCD の精密検証などもある。

標準理論の検証はトップクォークの質量や部分崩壊率の測定などにより行われ、ボトムクォークの精密研究はボトムクォークの稀崩壊現象を探索し標準理論を超える物理を探る手段として行われる。QCDの精密研究はクォークに内部構造がないかということを高い横運動量を持つジェットの生成断面積の測定を通して行われる。

2.3 ATLAS 検出器

ATLAS 検出器は、直径 22m、長さ 44m の円筒形で、総重量は 7,000t という巨大な汎用検出 器である。その全体図を図 2.9 に示す。検出器は内側からインナーディテクター、カロリメー タ、ミューオン・スペクトロメータから構成され、検出器の間にはマグネットシステムが設置 されている。LHC の高いルミノシティにおいても、フォトン、電子、ミューオン、ジェット、 *E*^{miss} などの信号を高速かつ正確に処理できるように、以下のような要求を満たすように設計さ れている。



図 2.9: ATLAS 測定器

- 電磁カロリメータによる電子とフォトンのエネルギーと位置の高精度測定と、ハドロン カロリメータによる高精度なジェットと消失横方向エネルギー *E*^{miss} の測定
- ミューオン・スペクトロメータによる高精度のミューオンの運動量測定
- 内部飛跡検出器による high-p_T レプトンの運動量測定
- 広範囲のラピディティη¹と完全な方位角のカバー
- 高頻度のイベントを逃すことなく処理するシステム
- 大量のバックグラウンドに対する耐放射線性

円筒型の ATLAS 検出器は、バレルと呼ばれる円筒の筒に相当する (η | < 1) 領域と、エンド キャップと呼ばれる円筒の円に相当する部分 (1 < $|\eta$) の 2 つの領域に分けられる。さらにエン ドキャップは、円筒の円の中心 (ビーム)付近より外側 (1 < $|\eta|$ < 1.9) の領域をエンドキャップ、 円の中心付近 ($|\eta|$ > 1.9) をフォワードと分けて呼ぶこともある。

以下に検出器とマグネットについて簡単に説明する。

 $^{^{1}\}eta$ は 擬ラピディティ(pseudo rapidity) と呼ばれ、ビーム軸と粒子のなす角を θ とすると

 $[\]eta = -\ln(\tan(\theta/2))$ で定義される。

2.3.1 内部飛跡検出器

内部飛跡検出器はビームの衝突点に最も近い場所に設置され、2Tの磁場をつくる超伝導ソレ ノイドの内部に位置する。図 2.10 にインナーディテクターの構造を示す。内部飛跡検出器は内 部から順に、ピクセル検出器 (Pixel)、シリコン・トラッカー (SCT)、遷移輻射トラッカー (TRT) の 3 つで構成されている。ピクセル検出器は、最内層にある半導体検出器で、高い位置分解能 を持つ。シリコン・トラッカーはマイクロストリップと呼ばれる細長い有感領域をシリコン上 に施した半導体検出器である。遷移輻射トラッカーは、半径 4mm のストローチューブ検出器 で、トラッキングの他に遷移輻射²を利用した電子の同定も行う。これらの検出器はいずれも非 常に厳しい放射線下に置かれるので、高い放射線耐性が必要である。



図 2.10: 内部飛跡検出器の構造

2.3.2 カロリメータ

カロリメータの主な役割は、電子や γ線、ジェットなどのエネルギー、角度の測定である。 ATLAS 実験に使用される4種類のカロリメータは、電磁カロリメータとハドロンカロリメータ の2つのカテゴリーに分けられ、広い η 領域をカバーする。図2.11 にその構造を示し、以下 に各カロリメータについて簡単に説明する。

• 電磁カロリメータ

電磁カロリメータは、アコーディオン構造の鉛の吸収体と液体アルゴンからなり、放射 線耐性に優れている。セントラル・ソレノイド・マグネットの外側に設置されバレル/エ ンドキャップ領域をカバーし(図2.11の黄色部分)、電子と光子の同定に用いられる。

• ハドロンカロリメータ

バレル部(ピンクの線で囲われた部分)は鉄の吸収体とタイル状のシンチレータからな るカロリメータが用いられる。放射線強度がより高いエンドキャップ部(赤部分)は、銅 の吸収体と液体アルゴンからなるカロリメータが用いられる。更に、放射線強度の高い フォワード部(緑部分)は銅とタングステンの吸収体と液体アルゴンからなるカロリメー

²遷移放射は、誘電率の異なる 2 つの媒介境界を荷電粒子が通過する時に起こる放射。遷移放射の全エネルギーは、ローレンツ因子 γ に比例する。

タが用いられる。これらは電磁カロリメータの外側に設置され、ハドロンの同定、エネ ルギー測定、ジェットの再構成などを行う。



図 2.11: カロリメータの構造

2.3.3 ミューオン・スペクトロメータ

終状態に荷電レプトンを含む物理現象は、測定装置で捉えやすい。その中でもミューオンは物質 の透過力が高く、寿命が長い為に、ATLAS 検出器の外側でも他の検出器に影響されることなく検 出することが出来る。ミューオン・スペクトロメータは、軌跡精密測定用の MDT(Monitored Drift Tube)、CSC(Cathorde Strip Chamber)と、トリガー用の RPC(Resistive Plate Chamber)、TGC(Thin Gap Chamber)の4種類の検出器とトロイダル磁石から構成され、ATLAS 検出器の一番外側に 設置される検出器である。ミューオン・スペクトロメータの全体図を図2.12 に示す。図のよう に MDT はバレル部とエンドキャップ部の両方に設置される。CSC は、フォワードの内側に設 置される。RPC はバレル部を、TGC はエンドキャップをカバーする。

図 2.13 の R-Z 断面図にあるように、それぞれの検出器は 3 層に重ねられて設置される。超 伝導空芯トロイダルコア磁石がバレル部(図中の赤線の四角)、エンドキャップ部(図の下側 中央の青線の四角)に検出器に内包されるように置かれ、それぞれに ϕ 方向の磁場を作ってい る。この ϕ 方向の磁場によって R-Z 平面内で曲げられたミューオンの曲率を、3 層の検出器で 測定してその運動量を測定する。この R-Z 平面での R 方向の座標を第1座標と呼ぶ。理想的に はミューオンは ϕ 方向の磁場によって R-Z 平面内で曲がるはずだが、現実には磁場の大きさが 一様ではないために ϕ 方向にも曲がる。トリガー用の 2 つの検出器 (TGC, RPC) は、この ϕ 方 向の座標(第2座標と呼ばれる)を測定する役目も持っている。トリガー用検出器の一つであ る、TGC は本論文で対象とする検出器であり、3章で詳しく説明する。ここでは、他の3 つの 検出器について簡単に説明する。



図 2.12: ミューオン・スペクトロメータ



図 2.13: ミューオン・スペクトロメータ (R-Z 断面図)

Monitored Drift Tube (MDT)

MDT はバレル部、エンドキャップ部の広いラピディティ領域をカバーし、R-Z 方向成分を 精密に測定することができる。その構造は図 2.14 に示すような、チューブ径 30mm、ワイヤ径 50µm のドリフトチューブを積層したものであり、位置をドリフト時間と、シグナルの大きさ から求めている。位置分解能は 60µm、総チャネル数は 30 万チャンネルである。



図 2.14: MDT の構造

Cathorde Strip Chamber (CSC)

CSC は放射線の多い高ラピディティ領域 $|\eta| \ge 2$ に置かれる運動量精密測定用のカソードスト リップ読み出し MWPC(Multi-Wire Proportional Chamber) である。構造はワイヤ間隔が 2.54mm、 ストリップ間隔が 5.08mm、ドリフト時間は 30nsec 以下であり、位置分解能は 60 μ m となって いる。



図 2.15: CSC の構造

Resistive Plate Chamber (RPC)

RPC はバレル部 ($|\eta| < 1.05$) に設置され、r-z 方向、r- ϕ 方向の運動量を測定しトリガー判定を 行う。

構造はストリップを用いた検出器を 2 層に重ねた構造で、ストリップ間隔は 2.00+-0.02mm である。RPC の構造を図 2.16 に示す。



図 2.16: RPC の構造

2.3.4 マグネットシステム

ATLAS のマグネットは、中央のソレノイド磁石、バレル部、エンドキャップ部それぞれのト ロイダル磁石の3つからなり、いずれも超伝導磁石である。マグネットの構造を図2.17 に示す。 両トロイダル磁石は、8つのコイルがビーム軸に対して8回対称になるように配置されており、 積分磁場強度はバレル部で2~6Tm、エンドキャップ部で4~8Tm である。ラピディティ η の値に 対するトロイダル磁場の積分強度を図2.18 に示す。トロイダル磁場は ϕ 方向成分が主だが、磁 場の不均一性は避けられないため、R 方向成分も存在する(図2.19)。



図 2.17: マグネットの構造



図 2.18: ηと磁場積分強度の関係



図 2.19: X-Y 平面の磁束の構造 (z=10.5m)

2.4 ATLAS 実験でのトリガー & DAQ システム

LHC の最高ルミノシティ時には、40.08MHz のビーム衝突ごとに平均 23 個の陽子の衝突が 起こり、イベントレートは約 1GHz にもなる。1 イベントを記録するのに必要なデータ量は、 ~1.5MByte と見積もられている。記憶装置、計算機資源の制限から、膨大なバックグラウンドを 含んでいる 1GHz で起こるイベントの中から物理的に重要なイベントだけを効率よく選び出す ことが必要とされる。よって、ATLAS 実験では段階的にレートを下げて行き、最終的に 200Hz 程度までおとしてデータを記録する。そのトリガー DAQ システムの中で TGC は最初の段階で ある LVL1 の役割を担う。

ATLAS 実験のトリガーシステムは図 2.20 に示すように LVL1 (Level1)、LVL2 (Level2)、 EF(Event Filter)の3段階のトリガーを設け段階的にレートを落としている。各レベルについて 以下に説明する。



図 2.20: Trigger & DAQ システム

2.4.1 LVL1

LVL1トリガーは40.08MHzのイベントレートを75kHzに落とすためのトリガーである。図2.21 に示すように、LVL1トリガーシステムは、カロリメータ、トリガー用ミューオン検出器 (TGC、 RPC)、MUCTPI(Muon Trigger to CTP Interface)、CTP(Central Trigger Processor)、TTC(Timing, Trigger and Control distribution system) から構成されている。基本的には75kHz だが100kHz ま でのアップグレードが可能なように設計されている。カロリメータからは、 e/γ 、 E_T^{miss} 、 τ 、Jet のエネルギー等の情報、ミューオン検出器からは高いPtの値を持ったミューオンの情報が、CTP に送られる。粒子の衝突からトリガー判定をして、フロントエンドのエレクトロニクスへトリ ガーを送るまでの処理時間 (レイテンシーと呼ばれる)は2.5 μ sec 以内でなければならない。そ のため、情報量が多く、処理に時間のかかるインナーディテクターからの情報は利用せず、ト リガー用ミューオンチェンバー (TGC、RPC) からの位置と Pt の情報と、精度を落としたカロ リメータからのエネルギー情報によってトリガーをかける。各検出器からの情報は CTP に集め られ、トリガー判定の結果 L1A(Level1 Accept) 信号が出される。この L1A は TTC システムに よって各検出器に配られる。

各検出器からの信号は、LVL1 バッファと呼ばれるパイプラインメモリに保持される。衝突 が起きてから、L1A 信号が来るまでの処理時間である 2.5µsec の間、25nsec 毎にやってくる信 号を全て保持するために、最低 100 イベント分を保持できるように設計されている。L1A 信号 を受け取ると、LVL1 バッファの内容はデランダマイザ (derandomizer) に送られる。デランダマ イザは不規則にやってくるデータを ROD(Read Out Driver) に読み出されるまで保持する。デー タはどのバンチ衝突のデータか、どの L1A で読み出されたデータなのかが分かるように、バン チクロッシング ID(BCID)、L1ID(LVL1ID) が付加され、圧縮されて ROD に送られる。ROD で 各検出器毎にまとめられたデータは、S-Link と呼ばれる規格の ROL(Read Out Link) を通して ROB(Read Out Buffer) へと送られる。ROB を複数持つ一つのシステムを ROS(Read Out System) と呼ぶ。



図 2.21: LVL1 トリガー処理の流れ

CTP(Central Trigger Processor)

CTP の役割はカロリメータとミューオンの情報を統合して、最終的な Level1 トリガーの判定 を行うことである。カロリメータでは、 e/γ 、 $\tau/$ ハドロン、ジェットのそれぞれに対し、数段階 の閾値が設けてあり、同様にミューオン検出器では、ミューオンの pT について、数段階の閾値 が設けてある。CTP は最高 96 種類のトリガー項目を設定出来て、CTP が受け取る閾値を越え た情報とそのトリガー条件とを比較することで、L1A の有無を決定する。トリガー判定が終わ ると、CTP は TTC システムに対して、L1A(トリガー結果) とトリガーの情報を送信する。CTP でのレイテンシーは4 バンチ (100nsec) 以下と決められている。

MUCTPI(Muon Trigger to CTP Interface)

MUCTPIはTGCとRPCの情報をCTPに渡す役割を担う。RPCとTGCは各々セクタと呼ば れる単位ごとにPtの大きなミューオンの候補を挙げて、MUCTPIに送る。TGCの場合のセク タは、forward領域で円の24等分、endcap領域で円の48等分された領域であり、各領域からは 1イベントに対して最大二つの候補が挙げられる。各候補の情報は、領域を表すRoI(Region of Interest)とPtの二つである。MUCTPIはこれらのトラックの候補を受け取り、境界部分での処理 (TGCとRPCの重なった部分で、一つのミューオンが両方の検出器に候補を出した場合、二つの 候補となってしまうが、両方合わせて一つの候補と判定する)を行ってから、ミューオンの候補 についての情報を、CTPへ送る。またその情報はLVL2トリガーに送るため、RoIB(RoIBuilder) に渡される

TTC(Timing, Trigger and Control distribution)

TTC システムは、フロントエンドの各エレクトロニクスの同期をとるために、BCclock やL1A などの信号を分配するシステムである。また、TTC は各検出器固有のテストやキャリプレーショ ン用のコマンドを受信し、実行する役割も担う。表 2.2 に TTC が扱う主な信号を挙げる。

信号名	主な特徴と機能
BC Clock	Bunch-Crossing signal。各エレクトロニクスを LHC のビーム衝突頻度
	(40.08MHz)に同期させるための clock。
L1A	Level 1 Accept。CTP から送られてくる。
BCR	Bunch Counter Reset BCID(データがどの BCID に属するかを示す) のリセッ
	トに使用。
ECR	Event Counter Reset。L1ID のカウンター (データがどの L1A に属するかを
	示す) のリセットに使用。
EVID(L1ID)	EVent IDentifier。ROD、ROB でのバンチクロッシングのチェックに使用。
	L1ID(LVL1ID)と同じ。
BCID	Bunch-Crossing IDentifier。ROD、ROB での Level1ID のチェックに使用。

表 2.2: TTC で使われる主な信号

TTC は ATLAS 実験全体で見た場合、いくつかの partition に分割されており、例えば、TGC の場合は左右のエンドキャップが各々2 つの partition を成している。ここで 2 つ用意するのは

RODのみが Trigger Word と呼ばれるトリガーの種類を特定する信号を必要とするからである。

1つの TTCpartition は TTCvi と呼ばれる VME インターフェイスを中心に構成される。TTC で扱う信号は clock や 88.924µsec の LHC の軌道周期に同期する orbit などの全検出器に共通に 使用される信号の他、テストパルスを発生させる信号など各検出器に固有な信号も扱う。また これらの信号はひとつの TTCvi に属するシステムには全て共通なものとなるため、partition は 各検出器毎に分けられる。しかし、各検出器の中でも設置される場所の違い等により、特にコ ミッショニング時や test run の場合に異なったトリガーが要求される。このような理由で各検 出器の中でも partition が分けられる。

ーつの TTCpartition は TTCvi と、LTP(Local Trigger Processor)、TTCvx、RODbusy の 4 つの モジュールを必ず持つ。図 2.22 に TTCpartition を示す。LTP は、partition の外部からの TTC で 扱う信号を全て受信する。LHC からは 40.08MHz の BC クロックと周期 88.924*µsec* の ORBIT 信号を、CTP からは L1A 信号を受信する。L1A と orbit は TTCvi へ送信され、clock は TTCvx へ送信される。

TTCvi は受信したL1A やテスト信号をTTCvx に送信し、TTCvx は受信した情報を加工した 後、オプティカルリンクによってフロントエンドに設置されるTTCrx と呼ばれる ASIC まで分 配する。TTCvi からTTCvx に渡される信号は、A-Channel、B-Channel という2種の信号に分配 される。A-Channel で扱われるデータはL1A だけであるが、B-Channel ではTTCrx に同期コマ ンド、非同期コマンドを送付することが出来、前者はテストパルスの発生等に用いられ、後者 はパラメーターの設定などに用いることが出来る。TTCrx では、受信した信号をフロントエン ドに配置される各エレクトロニクスに分配する。また、RODbusy モジュールは、TTCpartition 内に属する ROD からの busy を集め結果を LTP に渡す。LTP が受け取った busy は CTP に渡さ れる。



☑ 2.22: TTCpartition

2.4.2 LVL2

LVL2 トリガーではイベントレートは 75kHz から 3kHz 程度に落とされる。カロリメータ、 MDT からの情報、インナーディテクターからの完全な位置情報に基づいて、より精度を上げ て処理を行うが、効率を良くするため、LVL1 トリガーの情報により選定された RoI(Region of Interest) と呼ばれる領域のみの情報を用いてトリガー判定が行われる。RoI とは大きい運動量 を持ったジェット、電子、ミューオンなどが検出された領域である。

複数の LVL1 の結果が RoIB(RoI Builder) に渡され、そこで RoI が決定される。RoI は他の LVL1 の情報と共に L2SV(LVL2 SuperVisor) に渡される。L2SV は受け取った RoI 及び LVL1 の 情報から LVL2 判定をするため、負荷分散アルゴリズムに従い、幾つかの L2P(LVL2 Processor) をそのイベントのトリガー判定に割り当てる。割り当てられた L2P は、LVL2 ネットワークを 介して必要なイベント情報を ROS から受け取り、LVL2 判定を行う。その結果、LVL2 Accept 信号は L2SV に戻され DFM(Data Flow Manager) に渡される。

LVL2 は 3kHz でトリガーを出し、L2P には最大で 500 台程度の PC が使われる予定で、それ らでパラレルに LVL2 判定の処理を行う。1 イベントにかかる処理時間は 10msec 以下とされて いる。また、LVL2 判定はその精度をソフトウェアで自由に変えられるため、精度を落とせば 10msec より高速に LVL2 判定を行うことも出来る。

LVL2 Accept 信号が DFM に送られると、DFM は負荷分散アルゴリズムに従ってデータを受ける SFI(Sub Farm Input buffer)を割り当てる。SFI はイベントビルダーネットワーク(物理的には LVL2 ネットワークと同じもの)を介して ROS から データを受け取り、フォーマットに従ってイベント構築を行う。構築されたイベントは EF に送られるために SFI 内のバッファー に保持される。

2.4.3 EF (Event Filter)

EFトリガーにより最終的なイベントレートが200Hzまで落とされる。EFでは全検出器の完全な情報を用いてトリガー判定がなされる。

EF は全体で 1600 台程度の PC で構成される大規模なプロセッサ・ファームであり、幾つかの 独立した EF sub farm から構成されている。EF sub farm は、スイッチング・ネットワークを介 して一つ又は複数の SFI に繋がっている。EF sub farm では EFD(EF Data flow control program) というプログラムが走っており、SFI から完全なイベントデータを受け取り、トリガー判定を 行う。あるイベントのトリガー判定が終わると、EFD は SFI から次のイベントデータを取って 来て処理を続ける。EF 全体としてのトリガー・レートは 200Hz であるが、各 EF sub farm で並 列に処理が行われるため1 イベントにかかる処理時間は 1sec 以下とされている。

EF トリガー判定のためにデータは SFI より EF sub farm に取り込まれる。EF Accept 信号が出 ると、EFD はトリガー判定のために生成された情報に、イベントの完全な生データを付加し、 SFO(Sub Farm Output buffer) へとデータを送る。そして、SFO から Disk に記録される。1イベ ントで発生するデータ量は 1.5MByte 程度と見積もられており、最終的に 300MByte/sec のデー タが記録されて行く。

第3章 TGC ミューオントリガーシステム

この章では、本論文の主題であるTGC ミューオントリガーシステムについて説明する。TGC の構造、トリガー処理の方法ついて説明し、我々が開発を行っているTGC のエレクトロニクスを説明する。そして、TGC エレクトロニクスが置かれる放射線環境について述べる。

3.1 TGCの構造

TGC(Thin Gap Chamber) は 2.3.3 で説明したように、ミューオンスペクトロメータの一部で、 エンドキャップに設置されるトリガー用の検出器で $1 < |\eta| < 2.7$ の領域をカバーする。 $|\eta| < 1.9$ の領域をエンドキャップと呼び、 $|\eta| > 1.9$ の領域をフォワードと呼ぶ。図 5.1 に ATLAS での TGC の位置とその構造の模式図を示す。TGC はエンドキャップ部分を円盤状にカバーするた め、各チェンバーの外形は台形になっており、その大きさは配置場所によって異なるが、1 辺 が 1~2m ほどである。



図 3.1: TGC の配置と構造

構造はアノードとして直径 50μm の金メッキしたダンクステンワイヤが台形の上底、下底と 平行に張られている。カソードはガラス・エポキシ板に表面抵抗が約 1MΩ のカーボンを途布 してある。ガラス・エポキシ版を挟んだ反対の面には、1 面を 32 分割した扇型の銅のストリッ プがワイヤに直交して並べてある。ワイヤには図 3.2 に示すように約 30cm 毎にワイヤサポー トがある。ワイヤサポートはワイヤのたるみを防ぐためだけでなく、ガスの流路の形成とTGC の歪みを防ぐ役割も担っている。ワイヤは 4~20 本 (幅にして 10.8~ 36mm)をまとめて 1 つの チャンネルとして読み出す。ストリップは 32 本あり、各ストリップはエンドキャップ領域では 4mrad、フォワード領域では 8mrad に相当する幅 (15.1~ 53.4mm)を持ち、それぞれが 1 つの チャンネルとして読み出される。これにより TGC は 2 次元の読み出しが可能で、ワイヤによ リ R 方向の位置を、ストリップによって ϕ 方向の位置の検出を行う。

TGC は、高エネルギー実験でよく使われる MWPC(Multi-wire Proportional Chamber) 型チェ ンバーの1種であり、その構造は2枚の平行陰極板に等間隔に並んだ陽極線ワイヤが配置され ている。ただし、TGC は図 3.3 で示すように、ワイヤ面とカソード間の間隔(1.4mm)がワイヤ 間の間隔(1.8mm)よりも狭くなっているところに特徴がある。ワイヤの間隔が狭いのは電子の ドリフト時間を短くし、バンチクロッシング間隔(25nsec)に対応できるようにするためである。 ワイヤとストリップの間隔が狭いのは陽イオンのドリフト距離を短くし、粒子が高レートで入 射してきても検出効率を落とさないようにするためである。



図 3.2: ワイヤサポート

図 3.3: TGC の断面図

TGC は、内部に CO₂/n – pentane(55/45) 混合ガスが満たされ、ワイヤには通常 2.9kV の高 電圧が印加されている。このガスは、紫外線を吸収し放電を起こしにくくするクエンチ効果と いう特性がある。ガス中を荷電粒子が通過すると、その経路にあるガス分子が電離されイオン 化される。生成された電子は、アノード・カソード間の電場によって、アノードに向かう。ア ノード (ワイヤ) 近傍の電場は大きいので、移動してきた電子はさらにその周辺のガス分子を イオン化し、電子雪崩を起こし、これが信号として読み出される。同時にカソード面では、塗 布された高抵抗のカーボン面に電荷が誘起され、外側のストリップにも電荷が誘起され信号と して読み出される。

実際のATLAS実験では、TGCは1層(singlet)では用いず、図3.4で示すように、2層(Doublet) または3層(Triplet)を重ねた構造にする。Doubletの場合は2層のワイヤ面と2層のストリップ 面から読み出しが行われる。Tripletでは、2層目にはストリップがなく、3層のワイヤ面と2層 のストリップ面から読み出しが行われる。多層にすることで、各層のコインシデンスを取って バックグラウウンドによるフェイク信号の影響を減らすだけでなく、ワイヤサポートによる不 感領域の影響も減らすことが出来る。



図 3.4: TGC の Triplet(左) と doublet(右) の構造

3.1.1 TGC のシグナル

トリガー用のチェンバーである TGC は、25nsec 毎に起こる LHC のバンチ衝突を正しく識別 するために、1回のバンチ衝突による信号が25nsec 以内の範囲に収まっていなければならない。 図 3.5 に、粒子が TGC を通過してから信号を出すまでの時間分布が TGC に対する粒子の入射 角度によってどのように変化するかを示す。これは 3GeV のπを用いたビームテストの結果で ある。

約 115nsec で最も早い信号が到達し、ここから 25nsec の間、つまり 140nsec までに到達した 信号が同じバンチとして認識される。入射粒子が 0 度 (TGC に垂直に入射)の時、時間分布の 値は 25nsec になっているが、入射角度の増加に伴い、ジッターは減少し 45 度では 15nsec 以下 まで小さくなっている。この垂直入射の場合に見られる到達時間分布の遅いテールは、ワイヤ 間の中間近傍付近に生じる電場が小さい領域のみを粒子が通過することから生じている。しか し、実際の実験環境下においては TGC への入射角度は 10 度から 45 度であり、その領域にお ける時間分布は 25nsec よりも十分に小さい。



図 3.5: TGC の時間分布

3.1.2 TGC の検出効率

TGCの検出効率は不感領域であるワイヤーサポート、ボタン型サポートを除いて 99%以上で ある。また不感領域を含めた場合、検出効率は 95%以上となっている。図 3.6 に TGC の検査時 に作成した Efficiency Map を示す。



図 3.6: TGC の Efficiency Map

3.2 TGCの配置

図 3.7 に示すように、TGC システムは M1,M2(middle), M3(pivot) と EI(Endcap Inner), FI(Forward Inner) の 5 つから構成される。M1 は 3 層 (Triplet) のチェンバー、M2,M3 は 2 層 (Doublet) の チェンバーから成り、トリガー判定には主にこの計 7 層が使われる。また、内側から M1 では T1,T2,T3、M2 では D4,D5、M3 では D6,D7 と各層を呼ぶ。これら 5 つがそれぞれ、ATLAS の 両側のエンドキャップで円盤状に並べられて配置される。図 3.8 に pivot の配置を示す。黒い線 で示されているセルが 1 つの TGC を表している。

TGC は 1/12 円 (円形状に配置した TGC を φ 方向に 12 等分したもの) が 1 つの大きな単位と なっており、データの処理、TGC の建設はこの単位で行われる。(図 3.8 の赤い線で示された 部分)

レベル1トリガーに関連する部分では、1/12はさらにセクタと呼ばれる単位で分割され、図 で示すように、エンドキャップを ϕ 方向に4等分した領域と、フォワードを ϕ 方向に2等分した領域をそれぞれトリガーセクターと呼ぶ(図 3.8 の水色の部分)。

トリガーセクターの ϕ 方向の幅がちょうど TGC1 枚の幅と一致する。さらにトリガーセク ターはエンドキャップ領域では η 方向に 37 分割、 ϕ 方向に 4 分割、フォワード領域では η 方向 に 16 分割、 ϕ 方向に 4 分割され、それぞれサブセクターと呼ばれる(図 3.8 の黄色の部分)。サ ブセクターは 8 ワイヤグループと 8 ストリップに対応しており、これらはトリガー処理の最小 単位であり、1 つの RoI(Region of interest) でもある。

ATLAS 実験に設置される TGC の総数は約 3700 枚で、全チャンネル数は R 方向で約 22 万、 *ϕ* 方向で約 10 万になる。



図 3.7: R-Z 断面での TGC のレイアウト



図 3.8: M3(pivot) での TGC の配置と区分

3.3 トリガースキーム



図 3.9: Pt 測定の原理

図 3.9 に、ミューオンの Pt の求め方を示す。まず、pivot でのミューオンの通過位置とビーム 衝突点を結ぶ直線 (Infinite Momentum Line)を考える。この直線は、運動量無限大のミューオ ンが直進してきた場合のトラックである。Doublet 及び Triplet で、ミューオンが通過した位置 と Infinite Momentum Line が通る位置の差を、R、 ϕ 方向それぞれに検出することで $\delta R, \delta \phi$ の値 を求め、ミューオンの Pt を検出する。トロイダル磁場が理想的な ϕ 方向成分のみの磁場であれ ば、 $\delta \phi = 0$ となるが、実際には磁場は一様でなく R 方向にも存在するので、 ϕ 方向の変位 $\delta \phi$ も 考えなければならない。

ミューオントリガシステムでは、Low-Ptと High-Ptと呼ばれる2種類のPtに関する閾値を設けている。この閾値の値は、Low-Ptが6GeV以上、High-Ptが20GeV以上となっている。middle及び Triplet では、それぞれ $\delta R \ge \delta \phi$ の上限が設定されており、上限の $\delta R \ge \delta \phi$ で形成される領域をウィンドウと呼ぶ。middle でのウィンドウは、Low-Pt以上のPtを持つミューオンが通過できる範囲になっており、Tripletのウィンドウは High-Pt以上のPtを持つミューオンが通過できる範囲になっている。

図 3.10 で示すように、TGC では2 層構造、3 層構造を利用したコインシデンス処理を行うこ とで、バックグラウンドによる偶発的なトリガーを抑えながら、トリガー判定を行っている。 Low-Pt コインシデンス情報は pivot、middle の2 つの Doublet を使用して求められる。ワイ ヤ、ストリップ共に4 層のうち3 層以上で、ウィンドウの範囲内にヒットがある (3 out of 4 コ インシデンス)かどうかで判定を行う。

また High-Pt コインシデンス情報の場合には、Low-Pt コインシデンスの条件に加えて、Triplet にワイヤでは3層のうち2層以上で(2 out-of 3)、ストリップでは2層のうち1層以上で(1 out-of 2) ウィンドウの範囲内にヒットがあるか無いかで判定を行う。

Triplet ウィンドウは Pt が 20GeV 以上の場合、確実にその範囲を通過するが、Pt が 6GeV 以上のミューオンでも多くの場合 Triplet ウィンドウの範囲を通過するため、Pt の判定は High-Pt コインシデンス情報を基に決定される。しかし 20GeV 以下の場合、Triplet ウィンドウの範囲から漏れてしまうこともあり、その場合には Low-Pt コインシデンス情報を用いて Pt を判定する。



図 3.10: TGC トリガーの判定方法

3.4 TGCエレクトロニクス

ここでは、TGC エレクトロニクスについて説明する。まず、システム全体のデータの流れ、 及び配置を述べる。次にTGC エレクトロニクスで使われる各モジュールについて説明する。

3.4.1 システム全体

ここまでは主に TGC のトリガー用検出器としての機能について述べてきたが、TGC には

- LVL1 ミューオントリガーシステムとしてトリガー判定のための情報を得る
- MDT が測定出来ないユーオンの第2座標 (φ 方向の座標)の情報を得る

という二つの役割がある。よって、データの流れは大きく分けて、

トリガー系 25nsec 毎に流れるトリガー判定の為の情報

リードアウト系 L1A が来ると読み出される TGC 各層でのミューオンのヒットチャネル情報

コントロール系 TGC エレクトロニクスの各モジュールをコントロールするための情報

の3つがある。

TGC エレクトロニクスの全体像を図 3.11 に示し、3 種類のデータの流れについて簡単に説明する。特に図 3.12 にトリガー系とリードアウト系のデータの流れを示す。



図 3.11: TGC エレクトロニクス



図 3.12: TGC エレクトロニクスのデータの流れ

トリガー系

トリガー系の流れは、ASD(Amplifier Shaper Discriminator)ボード, PP ASIC(Patch Panel ASIC), SLB ASIC(Slave Board ASIC)、HPT(High-Ptボード), SL(Sector Logic)の順に信号が処理される (図3.12の赤線)。TGC から出力されるアナログ信号は、ASD ボードに送られ、信号の増幅・整 形・デジタル化が行われ、LVDS 信号で PP ASIC へと送られる。PP ASIC では、各チャンネルへ 粒子が到達するまでの飛行時間である TOF(Time of Flight)やケーブル遅延などから生じるタイ ミングのずれを調整し、バンチ識別(信号をLHC clock に同期させる)を行う。SLB ASIC では、 PP ASIC からの信号を受け取り、4 層からなる pivot,middle Doublet からの信号をもとにコイン シデンス処理(3 out of 4)が行われ、Low-Pt トリガーの判定が行われる。また Triplet からの信 号についてもコインシデンス処理(ワイヤ:2 out-of 3, ストリップ:1 out-of 2)が行われる。HPT では、SLB ASIC で測定した Doublet 及び Triplet のコインシデンス処理の結果を基に、High-Pt コインシデンス情報が生成される。SL では、それまで独立に扱われていたワイヤ・ストリップ の情報を統合し、コインシデンス処理が行われ、TGC のトリガー系の最終的な情報として Pt が 大きな 2 つのトラックをセクタ毎に選び出す。SL の結果は、MUCTPI(Muon CTP Interface)に 送られ、RPC の情報と合わせて、ミューオンの最終的なトリガー判定が下される。

リードアウト系

リードアウト系の流れは図 3.12 の青線で示される。PP ASIC から送られてきたデータは、SLB ASIC の中にあるレベル 1 バッファに蓄えられ、L1A 信号を受けたデータのみがデランダマイ ザを通じて、次段の SSW(Star Switch) へと送られる。SSW では、データの圧縮を行い、ある フォーマットにデータ を変換する。またトリガー情報 (コインシデンス処理の結果) は SL に搭載された SLB ASIC から同様に SSW に送られる。変換されたデータは ROD(Readout Driver) に送られ、ROD では最大 8 個の SSW からの情報を収集し、それらのデータと TTC から送られて くる情報との整合性を確認し、データが正しいものであれば、要求されるフォーマットにデー タを変換して、ROB(Readout Buffer) に送られる。

コントロール系

コントロール系は、ATLAS 実験では各検出器の制御と監視を統一的な方法で行うために DCS(Detector Control System) が使用される。DCS にはプロセッサーである eLMB(embedded Local Monitor Box)、ADC(Analog-Digital Converter) や DAC(Digital-AnalogConverter) が搭載さ れ、PS Board 上に設置される。HPT/SSW が搭載される VME¹クレート (HSC クレート) は実験室 外の CCI(Control Configuration Interface Board) から HSC(High-pT Star-switch Controller Board) を介してコントロールされ、PS Board 上の PP ASIC/SLB ASIC の設定は SSW から行う。また、 TGC エレクトロニクスでは、DCS は温度状態管理や供給電源の監視、さらに SSW から行わ れる PP ASIC/SLB ASIC の設定も、バックアップのために eLMB から行えるようにしてある。 PS Board 上には JTAG プロトコルの PP ASIC/SLB ASIC への経路選択を行うために JRC(JTAG RoutingController) が設置される。

¹Versa Module Europe の略で、IEEE で規格化された産業用の標準バス。96 ピン DIN コネクタを実装した 32 ビッ

ト・バスで最大通信速度は 50MB/sec であり高エネルギー物理の分野でも一般的に用いられている

3.4.2 TGC エレクトロニクスの設置

TGC エレクトロニクスは TGC 側面に直付けされている ASD 以外に大きく3つの場所に分けられて設置される。PS Pack は Triplet 用のものは、図3.25の様に Triplet の(衝突点から見て)前面に、Doublet 用のものは、pivot の裏側に設置される。2つ目の場所は、TGC を支える ビックウィールという構造体の外縁である。ここには HSC、HPT、SSW が搭載された、HSC クレートと呼ばれる VME クレートがおかれる。HSC クレートは1つの1/12に1台設置され る。以上の2つの場所は UX15 と呼ばれる実験ホール内で、ここに設置されるモジュールは強 い放射線環境下に置かれるため、放射線耐性が求められる。

3 つ目の場所は実験ホールから 90 ~ 100m 離れた外にある USA15 というコントロールルーム で、ここには VME64x クレートが置かれ、SL、ROD が設置される。CCI、SSW もここに設置 される。図 3.13 に設置位置を示す。



図 3.13: TGC エレクトロニクスの配置 (R-Z 断面)
3.4.3 ASD(Amplifier Shaper Discriminator) Board

ASD Board は TGC の側面に取り付けられ、4 チャンネル分の処理が出来る ASD ASIC が 4 個 搭載され、1 つのボードで 16 チャンネルを処理する。ASD ASIC は、TGC からのアナログ信号 を増幅、整形し、ある閾値電圧を越えた信号だけを LVDS(Low Voltage Differential Signaling:低 電圧作動信号)レベルの信号で出力する。また、ASD ボード以降のエレクトロニクスの診断や タイミング調整のために、トリガー信号を受けて、擬似的な TGC の出力信号 (Test Pulse)を出 力する機能も持っている。ASD ボードは、後述する PP ASIC が設置される PS Board とツイス トケーブルで接続され、動作電源、閾値電圧、Test Pulse のためのトリガーは全て PS Board か ら供給される。また、ASD Board には 16 チャンネル目のアナログ信号をモニタできるアナロ グ出力もついている。図 3.14 は ASD Board の写真である。



☑ 3.14: ASD Board

3.4.4 PP (Patch Panel) ASIC

ASD から送られてくる信号は、TOF やケーブル遅延などで到達時間は必ずしも揃わない。そ こで、PP ASIC でタイミング調整とバンチ識別を行う。具体的には、ASD からの LVDS 信号を LVDS レシーバーにより、CMOS レベルの信号に変換する。次に variable delay 回路で、各チャ ンネルにそれぞれ 0~25 nsec の範囲でディレイをかけることによりタイミングの調整を行う。こ のディレイは 0.84 nsec 単位で調整が可能になっている。タイミング調整された信号は BCID (バ ンチクロッシング ID)回路に入り、TTC から供給される LHC clock と同期が取られバンチ識 別が行われる。最期に TGC の重なった部分のダブルカウントを防ぐため、OR ロジックを通し て SLB ASIC に送られる。また PP ASIC は、ASD Board に向けて Test Pulse を発生させるため のトリガーを出力する Test Pulse 回路も搭載している。Test Pulse の振幅、タイミングは可変で あり、JTAG プロトコルによって制御出来る。PP ASIC は一つで 32 チャンネル信号を処理でき る。図 3.15 に PP ASIC のブロック図を示す。



図 3.15: PP ASIC のブロック図

3.4.5 SLB (Slave Board) ASIC

SLB ASIC は大きくわけて、トリガー部とリードアウト部からなる。トリガー部は TGC か らの入力信号に対して、コインシデンス処理を行い、6GeV 以上の Low-Pt を持つミューオンの 信号を選別する。SLB ASIC の段階では、ワイヤとストリップ、Doublet と Triplet は別々に扱 うので、設定により 5 種類のコインシデンス処理 (ワイヤ Doublet, ストリップ Doublet, ワイヤ Triplet, ストリップ Triplet, EI/FI) を切替えられるようになっている。Doublet ではワイヤ、スト リップ共に middle、pivot からの信号を使い、4 層を利用して 3 out-of 4 のコインシデンスをと る(図 3.16参照)。そして、pivot を基準にして middle 上でのズレによって Low-Pt の判定を行 う。Triplet では Doublet と独立に処理されるため、pivot の情報が無い。従って、Pt は測定され ず、位置のみが求められる。また、Triplet はワイヤとストリップで層の数が違うため、ワイヤで は 2 out-of 3、ストリップでは 1 out-of 2 のコインシデンスがとられる(図 3.17、図 3.18参照)。 EI/FI ではミューオンが通過したかどうかのヒット情報のみがとられる(図 3.19 参照)。またト リガー部には、PP ASIC からの信号に 1/2clock 単位でディレイをかける機能や、各チャンネル をマスクする機能、連続したチャンネルにヒットがあった時にその中の一つのチャンネルだけ から信号を出力させる機能(デクラスタリング:図 3.20 参照)、さらに SLB ASIC 以降のエレク トロニクスの診断やタイミング調整を行うための Test Pulse を出力する機能も持っている。





図 3.17: SLB ASIC 2 out-of 3 ブロック図







図 3.19: SLB ASIC EI/FI ブロック図



図 3.20: デクラスタリング

リードアウト部は、LVL1 トリガーの判定を受けたデータの読み出しを行う部分である。主 に LVL1 バッファとデランダマイザにより構成される。データは LVL1 バッファと呼ばれる、 幅 212bit、深さ 128 段のシフトレジスタに蓄えられる。212bit の内訳は入力データ 160bit、ト リガーパートの出力 40bit、バンチ・カウンタ値 12bit となっている。このデータは CTP からの L1A が与えられるまでの時間保持され、L1A が与えられると該当するデータとその前後 1 バン チずつの、計 3 バンチ分のデータにそれぞれ、イベントカウンタの値 (4bit) が付加されデラン ダマイザにコピーされる。デランダマイザにコピーされるとすぐに、3 バンチ分のデータは別々 にシリアルに変換し SSW に送られる。

3.4.6 JRC(JTAG Routing Controller)

JRC は2系統の入力ポートと7系統の出力ポート、それらをコントロールするための2系統の JTAG ポートを持つスイッチングルータである。それぞれのラインは、TRST, TCK, TMS, TDI, TDO の5つの信号から成る。2系統の入力ポートはSSW と eLMB からのもので、図 3.21 のよ うに CA_JTAG(または CB_JTAG) が JRC 内のスイッチをコントロールすることで、Q1~Q7 の ポートのうち1つを選択して DA_JTAG(または DB_JTAG) の信号をそのまま出力する。JRC は、 PP ASIC/SLB ASIC にアクセスするためのインターフェイスであり、PP ASIC/SLB ASIC の設 定は JRC を中継して行われる。7系統の出力ポートは、4 つが PP ASIC へのもので、3 つが SLB ASIC へのものである。

JRC は初め ASIC として実装される予定だったが、今年の放射線照射テストで Antifuse FPGA² (焼き切り型で、一度しか書き込みの出来ない FPGA)の対放射線性が確認されたため、この素 子を使って実装されることになった。



図 3.21: JRC 内部の模式図

3.4.7 DCS(Detector Control System)

DCS はeLMB(embeded Local Monitor Box) と呼ばれるサブモジュールを使用し、ADC(Analog-DigitalConverter) やDAC(Digital-Analog Converter) が搭載され、センサーからの信号をデジタル 化してモニタし、制御用のアナログ信号を作り出せる。具体的には、温度モニタ、エレクトロニ クスの電圧・電流モニタ、チェンバー位置モニタ、TGC のアノードに印加する HV(High Voltage) 電源電圧のモニタとコントロール、ASD の閾値電圧の設定などを行う。eLMB は CAN バス³を 通じてデータの読み書きが行われる。

²Field Programmable Gate Array の略 CPLD(Complex Programable Logic Array) 同様、内部に回路構成用のメモリーを持ち、自由に回路構成を行うことができる。CPLD とは内部構造やプログラム素子が異なる。

³CAN(Controller Area Network) はマルチマスターのシリアルバスシステムで、アドレスの概念がなく、送信側は 識別子を付けてメッセージを配信し、受信側はその識別子を見てメッセージを受信するかを決めるプロトコル。

3.4.8 PS Board

PSボードには図 3.22 に示すように、PP ASIC、SLB ASIC、JRC、eLMB が搭載される。PS Board では、ASD からの LVDS 信号を PP ASIC で受け、TGC のオーバーラップ領域でのダブル カウントを防ぐための OR 論理回路を通して、SLB ASIC へ送られる。SLB ASIC で、トリガー 系と読み出し系に分かれ、トリガー用データは HPT へ、読み出し用データは SSW へと、それ ぞれ LVDS 信号に変換され、さらにシリアライズされて送られる。また、SSW あるいは eLMB から送られてくる PP ASIC/SLB ASIC を制御するための JTAG 信号は、JRC により PS Board に 設置される各 ASIC に分配される。さらに PS Board は、ASD Board に電源電圧と閾値電圧を 供給する役割も果たす。PS Board は後述する SPP ASIC から、TTC(Timing Trigger Control) に よって供給される LHC clock や、各種 Reset 信号、Test Pulse のためのトリガー信号等の信号を 受け取る。図 3.23 に PS Board の写真を示す。



図 3.22: PS Board の構成図



🖾 3.23: PS Board

3.4.9 SPP(Service Patch Panel) Board

SPP には TTC の信号を受信する機能を持つ TTCrq が載せられ、TTC から LHC clock、L1A、 BCR、ECR、Test Pulse トリガー等の信号を受け取り、それらの信号を 10 又は 17 枚の PS Board に分配する。

SPP には、TTCrx の設定を行うために I²C プロトコルを受信する、カテゴリー 5 ケーブルの ポートが搭載されている。また、HPT クレートへ clock とリセットを供給するカテゴリー 5 ケー ブルのポートが搭載されている。図 3.24 に SPP の写真を載せる。

3.4.10 PS Pack

PS Board と SPP は、図 3.25 に示すような PS-Pack にまとめられ、Triplet の前面、及び Doublet の後面に設置される。PS-Pack は 1/12 毎に 2 つ設置され、1 つの SPP と複数の PS Board(Triplet は 10 枚、Doublet は 17 枚) から構成される。



☑ 3.24: Service Patch Panel



図 3.25: PS-Pack の構成と配置

3.4.11 HPT(High-Pt Board)

HPT は Doublet と Triplet の情報を用いて HPT コインシデンス情報を生成する。HPT はまず、 PS Board から送られてきた LVDS レベルのシリアライズされたデータを、パラレルのデータ に変換する。HPT では、SLB ASIC まで独立に処理されてきた Doublet と Triplet のデータを統 合して HPT コインシデンス情報を生成する。Triplet は 2 つの Doublet よりも衝突点に近く、し かも Doublet 同士の間隔よりも離れた位置に設置されているため、Triplet を用いることにより トロイダルマグネットによってあまり曲げられることがなかった大きな Pt を持つミューオン信 号を選別できる。HPT ではワイヤとストリップは独立に処理が行われ、 $\delta R, \delta \phi$ を出力する。以 後この論文ではこの $\delta R, \delta \phi$ を delta と呼ぶ。図 3.26 にワイヤ、図 3.27 にストリップのブロック 図を載せる。出力データはシリアライズされ、オプティカル信号に変換されて、光ファイバー によって 90 ~ 100m 離れた実験室外のカウンティング・ルーム (USA15) にある SL に送信され る。HPT はエンドキャップ領域用のワイヤとストリップ用、フォワード領域用の計 3 種類作ら れる。フォワード領域用には 3 つ、エンドキャップ領域用には 4 つの HPT ASIC が搭載される。 図 3.28 に HPT Board の写真示す。



図 3.26: HPT ワイヤ ブロック図



図 3.27: HPT ストリップ ブロック図

3.4.12 SL(Sector Logic)

SL は TGC エレクトロニクスシステムのトリガーのデータが最終的に集められるモジュール であり、2 トリガーセクター分の信号を処理する。SL は主に R-φ コインシデンス、プレトラッ クセレクター、ファイナルトラックセレクターから構成される。まず SL は、HPT から送られて きたシリアライズされているオプティカル信号を受け取り、電気信号に変換した後パラレル変 換をする。そして、HPT Board まで独立に処理されていた R 方向 (ワイヤ) と ϕ 方向 (ストリッ ンのトラックを構築する。それらのトラックを、SSC(Sub-Sector Cluster: R 方向に 2 つ、 ϕ 方向 に 4 つの Sub-Sector のあつまり) ごとに 6 段階の Pt の閾値によって分類する。6 段階のうち 3 段階はLow-Pt用で、残り3段階がHigh-Pt用となっている。はっきりと決まっている閾値は Low-Ptの6GeV以上のみで、その他は探索する物理により実験中に自由に変更出来ることが要 求されるので、閾値は書き換え可能なLook-Up Table(LUT)によって実装される。プレトラック セレクターは、6段階のPt 判定のそれぞれに用意され、Pt の大きい順に2つの選択して、計12 トラックがファイナルトラックセレクターに送られる。ファイナルトラックセレクターでは、 プレトラックセレクターから送られた1トリガーセクター分のトラックから Pt の大きいもの を2つ選択して、6段階のPt判定と位置情報をMUCTPIに送る。このロジックはFPGAに書 き込まれる。SL が処理に使用した HPT からのデータと SL での処理の結果は、SL に搭載され た SLB ASIC から USA15 に設置された SSW に送られる。SL には各セクタに対して一つずつ SLB ASIC が搭載され、JRC も搭載される。図 3.29 に SL の写真、図 4.1 にブロック図、図 3.30 に SL での処理の流れを載せる。





図 3.29: SL

☑ 3.28: HPT Board



図 3.30: SL での処理の流れ

3.4.13 SSW(Star Switch)

SSW の主な役割は、SLB ASIC のリードアウトから送られてくるデータを圧縮し、ROD に データを送る前にデータ量を減らして、効率よい読み出しができるようにすることである。具 体的なデータ圧縮は、データを cell と呼ばれる 8bit ごとの塊に分け、各 cell にアドレスを付け、 値がゼロでない cell だけをアドレスと共に送る。TGC の全チャンネルのうちヒット信号を発生 するのはごく一部なので、これによりデータを減らすことが出来る。1 つの SSW で最大 23 個 の SLB ASIC のデータを受ける。SSW はまず、SLB ASIC からの LVDS レベルのシリアライズ されたデータを受け取り、それをパラレルのデータに変換する。そのデータは SSWrx(レシー バー) に送られ、データの圧縮が行われる。その後データは、SSWtx(トランスミッター) に送ら れ、フォーマットされる。フォーマットされたデータはシリアライズされ、オプティカル信号 に変換されて 90 ~ 100m はなれた実験室の外にある ROD に送られる。また SSW は、PS Board 上の PP ASIC、SLB ASIC に JTAG プロトコルによってレジスタ設定と、I²C による SPP 上の TTCrx の設定も行う。図 3.31 に SSW の写真を載せる。

3.4.14 ROD(Read Out Driver Board)

ROD は TGC エレクトロニクスシステムの中でリードアウトのデータが最終的に集まるモ ジュールである。ROD は複数の SSW からシリアライズされた圧縮データをオプティカル・ファ イバーを通して受け取り、オプティカル信号を電気信号に変換した後パラレル・データに戻し、 FIFO メモリーに一時格納する。このデータをトリガー情報を元に同じイベントごとにまとめ、 決められたフォーマットにしたがってヘッダー、トレーラーをつける。まとめられたデータは S-link(Simple Link Interface) というフロントエンドとリードアウトのエレクトロニクスを繋ぐ ために CERN で開発された光信号のリンクモジュールによって ROB(Read Out Buffer) に送信さ れる。イベントの同定やヘッダー、トレーラーをつけるためには TTC からのトリガー情報が必 要となるため、ROD には TTCrx が載せられたメザニンボードが搭載され、これにより TTC か らの信号を受け取ることができるようになっている。ROD は 100kHz でこれらの処理ができる

ように求められている。





図 3.32: ROD

図 3.31: SSW

3.4.15 High-pT Star-switch Controller Board (HSC)

HSC は HPT、SSW と同じ VME クレート (HSC クレート) に載せられる、VME マスターモ ジュールである。後述する CCI とオプティカルケーブルで結ばれ、CCI からの命令を受け取 る。命令を受け取ると、命令に対応した処理を行いその後 CCI へ応答を返す。命令は HPT や SSW に対するもので、命令を受け取ると VME バスを支配しスレーブモジュール (HPT、SSW) に対して命令を伝える。また VME バス以外に JTAG バスも使用されている。このため HSC に は、CCI との情報のエンコード、デコードのために 2 種類の機能が用意されている。ひとつは PPE(Primary Protocol Encoder) という JTAG 用のもので、リセットや JTAG のコントロールを行 う。もう一方は SPE(Secondary Protocol Encoder) という VME 用のもので、VME のコントロー ルを行う。図 3.33 に HSC の写真を載せる。

3.4.16 Control Configuration Interface Board(CCI)

CCI はローカルホストからの命令を受け取り、命令専用レジスタに格納したあと HSC へと送 信する。一方 HSC からの応答は、応答専用レジスタに格納されローカルホストが読み出す。 これら以外にも状態監視用のレジスタや VME 優先割り込み用のレジスタが用意され、これら は VME 経由でアクセスすることが可能である。図 3.34 に CCI の写真を載せる。



図 3.33: HSC



図 3.34: CCI

第4章 Sector Logic

SL は回路の書き換え可能な FPGA で実装していて、機能の追加やコミッショニング時に機能を変更させたりと自由度の高い設定になっている。

4.1 Sector Logic の概要

Sector Logic は前後方ミューオントリガーシステムの中で最終段に位置しており、1つのトリ ガーセクターについて、 $R = \phi$ Coincidence により入射粒子の横運動量 Pt をもとめ、その値を元 に TrackSelector により2つのトラックを選別する回路である。

SL は以下の要件を満たすように設計している。

- 1. LHC の衝突周波数 40.08MHz に同期して、デッドタイムレスで動作すること。
- 2. HPT モジュールからの送られる信号を受信してから MUCTPI へ結果を出力するまでに許 されるレイテンシーは最大 8clock(200ns) で、常に一定であること。
- 3. 入射ミューオンの運動量測定に用いられる6段階の閾値は、探索する物理にあわせて実 験中に自由に変更が可能であること。
- 4. HPT モジュールからの入力情報と SL の出力情報は読み出しが可能であること。

1の条件から必要とされる最低動作周波数が規定される、処理漏れ無く動作を行う為には最低 40.08MHz の動作周波数が必要とされる。

2 の条件は、短時間に処理を終了させる事が要求される LV 1 トリガーシステムの CTP にお いて、各ディテクターからの信号を統合して各バンチ毎にトリガー信号を生成させる為には、 レイテンシー が一定でなければならない。また LV1 トリガーが出る時間をデーター保持時間 である 2.5µs 以下にする為に SL は 200ns 以下のレイテンシー にする必要がある。

1~2の条件を充たす為、SLは、論理回路とパイプライン処理を使用し回路を形成する事に した。パイプライン構造は、システムクロックによって動作するフリップフロップ(FF)とそ の間に位置する組み合わせ回路によって構成される。全体をLHCの衝突周期の40.08MHzで 動作させる為、各FF間にある組み合わせ回路の遅延時間を25 ns以内にする必要がある。各 FF間の組み合わせ回路を少なくすれば遅延時間を少なくする事は出来るがレイテンシーの条 件があるため必要以上に増やすことはできない。

3の条件を充たすには、Ptの値を導き出す回路を組む場合、磁場の負均一性や、マグネットな どの構造物の影響から単純な計算回路では求める事が出来ず、回路が複雑になってしまう。ま た、Pt 閾値を変更するたびに複雑な回路を書き換ることはとても困難である。そこで、Look-Up-Table(LUT)を使用した設計を行うことにした。LUTとは入力信号の取りうる全てのパター ンについて、予めそれぞれの出力データをメモリーに格納し、入力信号をインデックスとして メモリの内容を参照する事によって結果を得る方式である。このLUT はメモリーに格納する データーの値を返すだけなので、反応時間は一定となり、パイプライン構造にも適している。 また、閾値の変更や、コミッショニング時にイレギュラーな使い方にも出来るだけ対応できる ようにこれらの回路を FPGA や CPLD といった、内部回路を変更することが出来る IC によっ て構成させている。

4の読み出しについては、SLB ASIC を用いて PS ボードと同様の読み出し回路を構成させる ことでクリアーさせる事とした。

4.1.1 Sector Logic の機能ブロック

以上の制約に基づきセクターロジックの回路設計を行った。FPGAの内部回路の開発には Verilog HDLを用いておこなった。図 4.1 に内部回路のブロック図を示す。



図 4.1: SL ブロック図

図 4.1 のように SL は多数の機能ブロックを FF を用いてパイプライン構造としている。各機 能ブロックについて説明していく。

Delay

フリップフロップを連結してシフトレジスタの構造をとる。入力信号を 1/2 clock 単位で任意の時間遅らせることができる。HPT モジュールからは入力信号のタイミングをそろえるために使用する。

Decoder

HPT モジュールから送られてくる、トラックの曲がり具合(δR 、 $\delta \phi$) および、hit 位置(R、 ϕ)の値を解読して、各サブセクターごとに δR 、 $\delta \phi$ の値を振り分けていく。

HPT モジュールから送られてくる情報について説明する。

HPT モジュールからは、HPT ASIC 1 個に付き 1 本のオプティカルケーブルで出力される。このオプティカルケーブルは 1 本当たり 16~17bit のデータ幅を持ち、最大 2 hit を送ることが出来る。EndCap 領域は HPT モジュールは、R 方向 (ワイヤ) は 4 個の HPT ASIC、 方向 (ストリップ) 方向は、2 個の HPT ASIC で 1 つのトリガーセクターに対応する。Forward 領域は R 方向 (ワイヤ) は 2 個の HPT ASIC、 方向 (ストリップ) は 1 個の HPT ASIC で 1 つのトリガーセ

クターに対応する。HPT ASIC から送られてくる1つのトラックの情報についてみていく。

HPT ワイヤから送られる1トラックの情報

HitID POS H/L δR



HPT ストリップから送られる1トラックの情報

HitID POS H/L $\delta\phi$



HPT ワイヤと HPT ストリップから送られる情報はほとんど同じフォーマットである。H/L の ビットは High-Pt コインシデンスが取れたかどうかを示している。コインシデンスが取れた場 合 High でこのビットは 1 となる。コインシデンスが取れなかった場合 Low で 0 となる。HitID はサブセクター二つ分を単位とした位置を表す。HPT ワイヤの場合 R 方向の位置を表し、HPT ストリップの場合 方向の位置を表す。POS は HitID で表される二つのサブセクターのうちど ちらかを示す。HPT ワイヤから送られる δR は H/L が High の場合-15~ +15 の範囲の値となる。 Low の場合は-7~ +7 の範囲の値となる。HPT ストリップから送られる $\delta \phi$ は H/L どちらでも-7~ +7 の範囲の値をとる。

$R - \phi$ Coincidence

 $R-\phi$ Coincidence は、各サブセクターごとに割り振られた δR 、 $\delta \phi$ の値から Pt の値を LUT を用 いて求める。サブセクターの数は、Forward 領域で 64 個、Endcap 領域では 148 個と多く、個々 のサブセクターで運動量の測定を行うと、膨大な情報の処理を行わなければならなくなる。そ こで、処理する情報量を減らすため R 方向、 ϕ 方向それぞれ隣接する 2 つのサブセクターを 1 つの単位にまとめ、この4 つのサブセクターの集まりから 1 つの運動量測定を行う。また 1 つ の TGC に 2 つのミューオンが入射すると、HPT モジュールからは 2 つの R 情報、2 つの ϕ 情報 が送られてきて、4 つのトラック候補ができてしまう。このときに生じてしまうフェイクヒット を取り除くため、前述の 4 つのサブセクターの集まりをさらに ϕ 方向に 2 つ併せ、その 8 つの サブセクターの集まりから 1 つのトラックの候補を選び出す。以降この 8 つのサブセクターの 集まりを SSC(SubSectorCluster) とよぶ。また、前述の 4 つのサブセクターの集まりを halfSSC とよぶ。 1 つの SSC から 1 つのトラック候補だけ選び出すことでフェイクヒットをほとんど除 くことができる。SSC 内でのトラック選出の優先順位は

1.Pt 値の大きい順
 2.R の大きい順
 3.φ の小さい順である。



図 4.2: SSC

また、LUT には δR 、 $\delta \phi$ から横方向運動量 Pt を求めるために図??を用いる。LUT はシミュ レーションを用いて作成され、 δR 、 $\delta \phi$ の値をインデックスとして Pt を求める。LUT は各サブ セクターごとに用意される。

PreTrackSelector

PreTrackSelector では、各Pt値の中から最大で2つのトラックを選び出す。優先順位はRの 大きい順である。6段階の各Pt値から2つずつ、最大で計12のトラックが次段のTrackSelector に送られる。

TrackSelector

各 Pt ごとに振り分けられたトラックから、最終的に Pt 値の大きい順に最大 2 トラックが選び出される。同一の Pt 値の場合、R の値の大きいほうから順に選出される。

Encoder

TrackSelector で選び出されたトラックの Pt 値とその Hit 位置である ROI を LVL1 トリガーで 後段にある MUCTPI へ送られる。さらに読み出しをするために HPT モジュールからの入力情 報と MUCTPI への出力情報をあわせて、SLB ASIC へ送る。

MUCTPIへ送る信号のフォーマットを以下に示す。

27.1		22 (21
Bit	Endcap	Forward
0	>2candidate	>2candidate
1	ROI1<0>	ROI1<0>
2	ROI1<1>	ROI1<1>
3	ROI1<2>	ROI1<2>
4	ROI1<3>	ROI1<3>
5	ROI1<4>	ROI1<4>
6	ROI1<5>	ROI1<5>
7	ROI1<6>	1
8	ROI1<7>	1
9	1	1
10	ROI2<0>	ROI2<0>
11	ROI2<1>	ROI2<1>
12	ROI2<2>	ROI2<2>
13	ROI2<3>	ROI2<3>
14	ROI2<4>	ROI2<4>
15	ROI2<5>	ROI2<5>
16	ROI2<6>	1
17	ROI2<7>	1
18	0	0
19	Pt1<0>	Pt1<0>
20	Pt1<1>	Pt1<1>
21	Pt1<2>	Pt1<2>
22	Pt2<0>	Pt2<0>
23	Pt2<1>	Pt2<1>
24	Pt2<2>	Pt2<2>
25	1	1
26	1	1
27	BC<0>	BC<0>
28	BC<1>	BC<1>
29	BC<2>	BC<2>
30	sign1	sign1
31	sign2	sign2

表 4.1: SL OUTPUT フォーマット

ーつのトラックの情報として粒子の電荷を表す sign と横方向運動量 Pt と M3 でのヒット位置 ROI を MUCTPI へ出力する。Pt1 と Pt2 というのはそれぞれ優先順位の高い順に 1st、2nd のト ラックであることを表している。

また ROI の並びは以下の図 4.3 のようになっている。ROI は Endcap 領域では 0 から 147 ま で、Forward 領域では 0 から 63 までの値で表される。



図 4.3: ROI

Trigger Counter

1 つのトリガーセクターでのトリガーレートを計るためのスケーラーを搭載した。10 秒間の トリガー数のカウントを行い、10 秒ごとにその値を更新していく。

Mask

入力をマスクして、以降にトリガー信号が送られるのを遮断することができる。

4.2 Sector Logic Board

SL Board には、Forward と Endcap の 2 種類があり、どちらも 1board で 2 つのトリガーセク ターの処理を行う。SL Board の概略図を図 4.4 に載せる。





図 4.4: SL Board

SL Board はトリガーの処理を行う Sector Logic FPGA のほかに、コントロール、リードアウトを行うための IC が搭載されている。基本的に主要な IC の数は Forward および Endcap で同数である。以下に主要な各 IC およびについて述べる。

 Sector Logic FPGA 先に述べたトリガーのロジックを実装する FPGA である。FPGA1 つに つき1トリガーセクター分の処理をする。FPGA には Xilinx 社の Virtex2 を使用している。 FPGA は使用する LUT に使用するためのメモリの容量と IO PIN 数から選択している。

	必要メモリー量(kb)	使用 FPGA	<u>茶載メモリー量(kb)</u>
Forward	576	XC2V1000-BG575	720
Endcap	1656	XC2V3000-BG728	1728

表 4.2: LUT の必要メモリー量と FPGA の搭載メモリー量

• GLink Monitor FPGA

HPT モジュールから送られてくる信号は GLink と呼ばれる、シリアライズされた光信号の 高速通信で送られてくる。GLink Monitor はその信号の監視制御を行う回路である。専用の 受信 IC を監視し、通信エラーを検知したら、自動的に復旧するよう制御を行う。使用して いる FPGA は Endcap では Xilinx 社の XC2S150E-FG456、Forward は同 XC2S50E-PQ208 である。

• VME Access CPLD

VMEを使用して、SL Borad 上の各 IC をコントロールするための回路である。FPGA の設定を行うことのほかに、JTAG でのアクセスをするための回路が内臓されており、JTAG でJRC や SLB ASIC のコントロールを行うことができる。CPLD には Xilinx 社の XC2C256-6PQ208 を用いている。

• SLB ASIC

PS Board に実装されているものと同じもの使用している。コインシデンスマトリクスは

使用せず、読み出しのみを行う。PSボードと同様にSSW 経由で読み出しを行う。FPGA1 つにつき SLB ASIC1 つが対応している。

- JRC Antifuse FPGA
 PSボードに実装されたものと同じものを使用している。SSW または CPLD から各 SLB ASIC ヘアクセスするための JTAG のルーティングを行う。
- FPGA Configuration PROM
 FPGA をコンフィグレーションするための回路を読み込ませておくためのメモリである。
 電源の投入時や VME からのアクセスで FPGA に回路をダウンロードする。

SL Board は開発、量産が終わり、ATLAS PIT の USA15(Counting Room) に設置されている。 TGC システムに組み込み、コミッショニングでトリガーを MUCTPI に送るなど動作の確認が 行われている。

4.3 トリガーシミュレーションでのパフォーマンス

上記の SL のトリガーロジックを含めた LVL1 TGC トリガーシミュレーションでのトリガー Efficiency を示す。

4.3.1 トリガーシミュレーション

シミュレーションには、検出器シミュレーション (Detector Simulation)、デジタル化 (Digitization)、トリガーシミュレーション (Trigger Simulation) が用いられている。検出器シミュレー ションでは Geant4 を用いて、ATLAS 検出器の構造と磁場の分布が実装されている。ATLAS 検 出器の interaction point から生じたミューオンと検出器等の物質との相互作用をシミュレート して、TGC に到達するまでのシミュレーションを行う。TGC にヒットしたイベントの情報は Digitization にて実際のTGC の出力情報に変換される。Digitization で作り出した TGC の情報か ら、トリガーシミュレーションを用いてトリガー効率を計算する。トリガーシミュレーション には、TGC エレクトロニクスのロジックを再現しており、トリガー効率をみることでトリガー システムへの要求が満たされていることを確認する。またエレクトロニクスのテストに使用す るテストベクタも生成することができる。

これらのシミュレーションを用いて SL での LUT が作成されている。シミュレーションをお こなった後のデータには、コインシデンスのあったサブセクター、ミューオンの運動量、 δR 、 $\delta \phi$ の情報がイベントごとに含まれている。このデータから横方向運動量 Pt と δR 、 $\delta \phi$ の対応関 係を調べて LUT を作成している。ここで作成された δR 、 $\delta \phi$ と Pt の対応を表すものを図 4.5 に 示す。横軸に δR 、縦軸に $\delta \phi$ をとっている。色のついた Pt が出力される。



図 4.5: シミュレーションで作成した LUT

 ϕ 方向にしか磁場がない理想的な場合、ミューオンのトラックは R 方向にのみ曲げられる。 図??は磁場がきれいな場所で、Pt の判定はほぼ R 方向のずれ δR のみによる。磁場が ϕ 方向だけでなく R 方向にも存在する場所もあり、その場合 Pt 判定は δR だけでなく、 $\delta \phi$ にも依存する。 その例を図 4.6 に示す。



図 4.6: δφ にも依存する LUT の例

4.3.2 トリガー効率

トリガー効率の計算には以下の式を用いる。

トリガー効率 = トリガーされたミューオン / TGC に入射した全ミューオン

ここでトリガーされたミューオンとは TGC 3 station でのコインシデンスがとれたものであ る。つまり TGC エレクトロニクスの SLB ASIC、HPT、SL のそれぞれでコインシデンスの取れ たもののことである。横軸に Pt、縦軸にその Pt でのトリガー効率を図 4.7 に示す。ここでは Pt が 0~100GeV のミューオンを用いてシミュレーションを行っている。プラトー部分はトリガー 効率が 90% を超えている。色はそれぞれ黒 6*GeV、*赤 8*GeV、*緑 10*GeV、*青 11*GeV、*黄 20*GeV、* ピンク 40*GeV* である。



☑ 4.7: Trigger Efficiency

第5章 TGCインストール

TGC を ATLAS 検出器に設置するためには、まずビッグウィールの 1/12 の単位での組み立て を行う。一度 ATLAS 検出器に設置されると、チェンバー脇に設置されるエレクトロニクスモ ジュールなどの交換が容易ではないため、また ATLAS PIT でのコミッショニングをスムーズに 行うために、1/12 セクターを組み立てた段階で動作テストを行う必要がある。テストには、エ レクトロニクスの検査を目的とするセクター検査と 1/12 セクター全体の動作確認のための宇宙 線ミューオンを用いたコミッショニングを行った。

5.1 セクターアセンブリ

5.1.1 チェンバーの検査

日本で製作、試験を経て CERN へ輸送されたチェンバーの検査を行った。輸送や CERN での 保存などの環境の変化によりチェンバーの状態が変化していないか確認をする必要がある。こ こではチェンバー本体とその周りを囲む *CO*₂ Channel の気密性の検査をおこなう。

検査の方法としては、チェンバー本体と*CO*² Channel を 600Pa まで加圧、密閉し五分後の圧 力降下を測定する。この圧力降下は 30Pa 以下であることが要求される。

30Paを上回る圧力の降下があった場合は、ガスのリーク箇所を特定し修理をおこなった。リー ク箇所を特定する方法として、主にチェンバーに He ガスを充満させてガス検知器を使用して、 リークしている箇所を特定する。



図 5.1: チェンバーの気密性検査の様子

5.1.2 1/12 セクターの組み立て

TGC は 1/12 セクター単位での組み立てになる。水平状態でフレームが組み立てられ、TGC のシグナルケーブル、HV(High Voltage) ケーブル、LV(Low Voltage) ケーブルの配線およびガス の配管が行われた。その後、垂直状態でチェンバーのインストールとエレクトロニクスのイン ストールが行われる。



図 5.2: 検査前の様子

5.2 1/12 セクター検査

1/12 セクターが組み上げられて、次にエレクトロニクスの検査を行った。検査の目的は、主 にエレクトロニクスの動作確認とトリガー信号のタイミングの調整である。セクター検査では M1、M2、M3 の station それぞれ 24 セクターずつ、計 72 セクター検査をおこなった。

今後 1/12 セクター内での呼び方を図 5.3 のように Endcap 領域は ϕ 0 から ϕ 3、Forward 領域は ϕ 0、 ϕ 2 と呼ぶことにする。



図 5.3: A サイド M3 1/12 セクターの配置

5.2.1 検査項目

検査の項目はつぎのとおりである。

1. テストパルスでのエレクトロニクスの検査

2. 宇宙線を用いた検査

テストパルスを用いた検査では、エレクトロニクスの動作、ケーブリングの確認とケーブル による信号の遅延や SLB ASIC がトリガーを出してから L1A を受け取るまでのレイテンシー測 定することでタイミングの調整をおこなう。

宇宙線試験では TGC に *CO*₂ ガスを流し、HV をかけて宇宙線ミューオンを捕らえ、トリガー 出す。セルフトリガーによる読み出しを行い、TGC のヒットプロファイル、エレクトロニクス やケーブリングの確認を行うことができる。

5.2.2 テストパルスを用いた検査

SLB ASIC と ASD からテストパルスを出すことができる。また、TTC からテストパルスト リガーとL1A を出力できて、この2つの信号を使ってテストパルスを出すことができる。

セットアップ

テストパルス検査でのセットアップをみていく。図 5.4 にセットアップをのせる。M1 と M2 の信号は 1 つの PS ボードに入力される。しかし、セクター検査ではセクター 1 つずつ検査を おこなうため、検査用に設定を変える必要がある。M1 の検査の場合は M2 からの入力される べき信号にダミーの信号を設定することで対応する。その反対に M2 には PS ボードが載って いないため、代わりに PS ボードと同じ機能を持つ Universal Board を使用した。



図 5.4: テストパルス検査のセットアップ概要

チャンネル1の信号がL1Aを表し、チャンネル2の信号がテストパルスを表す。その時間差は250*ns*

SLB テストパルス

SLB テストパルスでは、TTC からのテストパルストリガーを SLB ASIC が受け取ると、SLB ASIC でテストパルスが出され、そのまま L1 バッファへ送られる。その後 SLB ASIC が L1A を

受け取ると、テストパルスをデータとして読み出すことができる。まず TTC から出力される テストパルストリガーとL1A との時間差を測定し、その値に合わせて SLB ASIC の LVL1 バッ ファの設定を行う。SLB ASIC の設定が正しいくできて、テストパルスを読み出せるかどうか、 SSW を通し ROD から読み出して、確認をするこの SLB ASIC テストパルスをおこなうことで、 SLB ASIC 以降の読み出しができることを確認する。



図 5.5: テストパルスと L1A の時間差の測定

ASD テストパルス

SLB ASIC の動作が正しいことを確認できたら、次は ASD テストパルスをおこなう。TTC からテストパルストリガーが PP ASIC に入力されてると、PP ASIC から ASD ヘテストパルスを 出すよう命令が送られる。そして ASD からテストパルスが出され、PP ASIC へ入力される。PP ASIC から SLB ASIC ヘテストパルスが送られ SLB ASIC の L1 バッファで保持される。そして L1A を受け取ると、SLB テストパルスのときと同様に読み出される。

検査をおこなうときは、まず ASD、PP ASIC 間のケーブル長から信号の遅延時間を計算し、 PP ASIC の Delay レジスタの設定を行う。チェンバーからの電気的なノイズを減らすために DCS から閾値電圧の設定を行う。

テストパルスの読み出しをおこない、これらの設定が正しく行われていることを確認する。



図 5.6: テストパルスのデータ

図 5.6 では、ディレイを合わせることによって各チャンネルでタイミングを合わせることが できている。

ASD テストパルス検査によって、図 5.7 のようなチャンネルの欠損を発見することができる。 セクター検査ではこのようなチャンネルの欠損の発見とその修理も一つの目的である。TGC の エレクトロニクスは複数のモジュールで構成されているため、チャンネル欠損の原因はいくつ か考えられ、以下のようなものが挙げられる。

- ASD のチャンネルがチェンバーとショート
- ケーブルの断線
- コネクタの接触不良
- PP ASIC、SLB ASIC の故障

以上の原因を一つずつ調べ、該当箇所の修理や交換を行い対処する。



図 5.7: チェンネルの欠損

Delay Scan

PP ASIC には Delay 調整機能があり、この機能を用いて ASD と PP ASIC 間の Delay をあわ せることができる。図 5.8 に ASD テストパルスでテストパルス Delay を変えていったものを載 せる。ヒストグラムの色について、黒色が現在のイベント、赤色が一つ前のイベント、青色が 一つ後のイベントをあらわしている。今後読み出しに関して、同じ設定でみていく。Delay を 増やしていくとタイミングの遅いほうへずれるのがわかる。



🗵 5.8: Delay Scan

5.3 宇宙線を用いた検査

テストパルス検査によりエレクトロニクスの動作が確認されたら、次は宇宙線ミューオンを 用いて、チェンバーの動作を含めたTGCシステムの検査をおこなった。宇宙線を捕らえてチェ ンバーからの信号により、トリガーが出せることを確認し、さらにそのトリガーを使い、リー ドアウトができることの確認を行う。

5.3.1 宇宙線検査のセットアップ

宇宙線検査では、トリガー情報を処理するために HPT を用いることができない。HPT は TGC の M1、M2、M3 station すべての情報を使ってトリガーを出す。また、Iteraction Point からのト ラックしかトリガーを出さない。このため、HPT にかわり、1 station だけでトリガーを出すた めに CTM(Cosmic Trigger Module) を用いている。

CTM

CTM は HPT からトリガーを出すかわりに使用するモジュールであるため、基板の設計は HPT と同じようになっている。主要な IC は VME コントロール用 CPLD 1 個、トリガーシグナル受 信用 RxFPGA 10 個、トリガーシグナル送信用 TxFPGA 1 個である。CTM には入力用に 10 個 の LVDS シリアル信号用のコネクタがあり、1 つのコネクタにつき 1 つの RxFPGA 対応する。 10 個の RxFPGA から送られる情報を 1 個の TxFPGA で処理をする。TxFPGA で RxFPGA から の信号の OR が取られ、NIM のコネクタからトリガーシグナルが出力される。



🗵 5.9: CTM

セットアップ

宇宙線試験でのセットアップは、テストパルス検査のときのセットアップに CTM を加え、図 5.10 のようなセットアップにした。SLB ASIC からのトリガー信号を CTM に入力する。CTM

からの出力されたトリガー情報をTTCへ入力し、この信号にあわせてL1Aを発行する。SLB ASIC からトリガー信号が出力されてからL1Aを受け取るまでのレイテンシーをオシロスコー プで測定し、設定をおこなった。



図 5.10: 宇宙線検査のセットアップ

		n na shifiri ni na sanaishi	na na serie de la compañía de la com	
	FAGUNE	100.00		a
0 V Ω	500mv \$2	78.40 %	A CH3	C - 300 mV

図 5.11: テストパルスと L1A の時間差の測定

図??のチャンネル2がテストパルスの信号、チャンネル3がL1Aの信号である。その差は 1610*ns*である。

TGC には *CO*₂ ガスを用いている。*CO*₂ での TGC の efficiency は 10% ~ 20% である。DCS から 100mV の閾値電圧を設定している。HV の値は 2.9 k V に設定している。

表 5.1: 5	于宙線検	「査におけるコン	ソディション
ガス	HV	閾値電圧	Efficiency
CO_2	2.9kV	100~250mV	~20%

5.3.2 トリガー条件

SLB ASIC と CTM には様々なトリガー条件を設定することが可能である。M3 の 1/12 セク ターの試験では、チェンバーからの信号のみでは、SLB ASIC のトリガー条件である 3 out-of 4 のコインシデンスを取ることが不可能である。そのため、SLB ASIC のレジスタには M2 のダ ミーヒットパターンをあらかじめ書き込んでおき、3 out-of 4 のコインシデンスを取ることに している。また、そのパターンを変えることによって、M3 からのチェンバーのシグナルに対 して 2 out-of 2、もしくは 1 out-of 2 のコインシデンス条件を課すことが可能である。2 out-of 2 コインシデンスを課した場合、ノイズを落とし、トリガーの精度(トリガーが宇宙線ミューオ ンであるかどうか)を高めることが期待される。1 out-of 2 コインシデンスを課した場合は、ト リガーレートがあがることが期待され、統計をためやすくなるのはもちろんだが、それ以外に も HV を片側の 1 層だけ印加することで、ASD テストパルスで確認されなかったチェンバーの 1 層目と 2 層目のスワップを確認することができる。また、CTM ではチェンバーのワイヤ成分 のみのトリガーを用いたり、逆にストリップのみからトリガーを出してデータを取ることが可 能になっている。手順としては、HV を片側ずつ印加して 1 out-of 2 コインシデンスでデータを 取得する。HV、シグナルケーブルのスワップがないことを確認し、2 out-of 2 コインシデンス で宇宙線のデータを取得する。

5.3.3 宇宙線データのプロファイル

2 out-of 2 のコインシデンス条件にて 1 時間欠けて取得したデータを図 5.12 に示す。横軸に はチャンネル番号が振られており、チャンネル番号の増加する向きが η の減少する方向である。 M3 (doublet) はワイヤが 2 層あり、この図の上側がレイヤー 1、下側がレイヤー 2 をあらわし ている。データのほとんどが黒く正しいタイミングでデータを読み出せている。また、チェン バーは台形の形をしているいて、 η が小さいほうがワイヤが長くなっているため、チャンネル 番号の増加とともにヒット数も増えることが予想される。図 5.12 ではそのことが見て取れる。



図 5.12: 宇宙線データのプロファイル

HV を片側のレイヤーだけかけて、1 out-of 2 の条件でデータの取得を行い、タイミングや データが正しく読み出されているかを確認した。図 5.13 は HV を印加していない方のレイヤー にデータが見えている。また、T7 チェンバーからの信号が抜け落ちていることがわかる。この ようにレイヤー間のケーブルスワップや接続不良を確認したら、正しい配線に修正する。再び データを取り直し正しいことを確認する。



図 5.13: レイヤー間のケーブルスワップ

これまでの検査を終えチェンネルの欠損や故障について、宇宙線検査の日本担当分の M3 station について 5.2 にまとめる。全 station での欠損チェンネルは 33ch / 318232ch となり、全チャンネル中欠損チャンネルは 0.01% 以下である。

欠損チャンネル	HV ケーブルのスワップ	チェンバーの交換	PSB の交換
21/102144	44/484	6/484	24/396

表 5.2: 宇宙線検査で発見した故障箇所

1/12 セクターの検査が終わると、ATLAS PIT へ輸送され、ビッグウィールの組み立てが行われる。2007 年9月、すべてのセクターの検査を終え、ATLAS PIT へのインストールが完了した。その後、ATLAS PIT でのコミッショニングがおこなわれている。HPT と SL を TGC システムに組み込みシステム全体での動作確認をおこなった。TGC 単独でのコミッショニングだけでなく ATLAS 検出器全体での統合試験もおこなわれている。次章では、統合試験におけるTGC のコミッショニングについてみていく。

第6章 コミッショニング

ATLAS PIT にて、TGC のビッグウィールのインストールが完了し、TGC の動作試験をおこ なった。ATLAS の各検出器も TGC よりも前にインストールが終了して、動作試験がすでに進 められている。また、TGC では単独での動作試験だけでなく、2007 年 6 月から ATLAS の検出 器全体で、Milestone Run と呼ばれる commisionning run に加わり動作試験を行った。コミッショ ニングではトリガー、リードアウト、コントロールについての動作試験に加え、デッドチャン ネルなどの検出器のコンディションを把握し本実験で最適な状態で稼動するように準備を進め ることを目的としている。コミッショニングには地下約 100m にある ATLAS PIT まで到達した 宇宙線ミューオンを用いている。TGC は LVL1 トリガーを MUCTPI へ送ることができた。そ して、CTP から発行された L1A 信号を受け取り、各エレクトロニクスにおけるトリガー情報の 読み出しをおこなうことができた。

本章では、2007年12月に行われた Muon Conbined Run Phase2 (以下 P2 Run と呼ぶ) でのコ ミッショニングでの結果からトリガー系統について議論していく。

6.1 コミッショニング用 TGC システムの構築

TGCでLVL1トリガーを宇宙線ミューオンを用いて行おうとすると、ミューオンが衝突点 付近を通らなければならなかったり、タイミングが異なっていたりするため本来の設定とは異 なる、宇宙線ミューオンをトリガーするための設定に変更する必要がある。宇宙線ミューオン を用いたLVL1トリガーをおこなうためには、トリガーを課すことになる。ここでは、コミッ ショニングにおけるTGCシステム各部のセットアップについてみていく。今回のコミッショニ ングでは、TGCの各モジュール、ケーブル配線などがインストール途中であるため、使用でき るセクターは、以下の2つの状況となった。

- M1、M2、M3の3 stationをオペレート
- M1 の 1 station のみオペレート

今回使用したセクターは 3 station では C09、A10、1 station では C10、C11、A09、A11 であ る。各セクターの配置を図 6.1 に示す。



図 6.1: 1/12 セクターの配置

6.1.1 TGC のセットアップ

TGC に使用するガスは本番の $CO_2/n - Pentan$ の混合ガスではなく、 CO_2 ガスのみを用いた。 HV は 2.9kV を閾値電圧は 100mV をかける。これらの設定は DCS からおこなうようになって いる。

C09、A10 セクター

C09、A10 セクターの場合のトリガー条件として、M2 と M3 での 3 out-of 4 コインシデンス を満たすように設定する。TGC に使用しているガスが CO₂ で efficiency が 10% ~ 20% 程度と低 いため、M2 と M3 で 3 out-of 4 コインシデンスを満たす事象は少ないことが予想される。SLB ASIC の設定をおこない、M2 のワイヤ 1 層にダミーヒットを埋め込むことで、M3 のワイヤで ヒットがあったイベントはトリガーをできるようにする。つまり M3 の 2 out-of 2 コインシデン スをトリガー条件として課した。このセクターは 3 station を動かしているため、M1(triplet) で 2 out-of 3 のコインシデンス条件を満たせば、HighPt コインシデンスをとることができる。エ レクトロニクスの各モジュールは本実験と同じものを使用している。



図 6.2: 3 station での TGC のコンディション



図 6.3: 3 station 用エレクトロニクスのセットアップの概要

C10、C11、A09、A11 セクター

1station を用いたセクターの場合、トリガー条件は M1 での 2 out of 3 のコインシデンスを とることである。エレクトロニクスの各モジュールは本実験のものとは異なっている。HPT の 代わりにセクター検査でも用いた CTM を使用した。



図 6.4: 1 station での TGC のコンディション



図 6.5: 1 station 用エレクトロニクスのセットアップの概要

6.1.2 SL のセットアップ

TGC のセットアップにあわせて、コミッショニング用に SL の開発を行った。その詳細についてみていく。

C09、A10 セクター用セットアップ

C09、A10 セクター用の SL にはワイヤのみの情報でトリガーを出すものと、ストリップの みの情報でトリガーを出すものの2種類を用意した。これはフロントエンドの設定にあわせる ため、またワイヤとストリップのそれぞれでタイミングを調整するためである。今回のコミッショニングではワイヤ情報のみでトリガーを出すものを用いた。

ワイヤのみでトリガーする場合、SLでストリップの情報にダミーを入力することになる。ストリップのヒットがないときに halfSSC で ϕ の小さい方のストリップにダミーのヒットを入力 させた。また、ストリップにヒットがある場合はその情報を使用することにした。



図 6.6: ストリップ情報のダミー入力

C10、C11、A09、A11 用のセットアップ

M1のを用いるセクターでのSLのセットアップについてみていく。1stationの場合SLBASIC CTM SLという順にトリガー情報が送られてくる。CTMではSLBASICのトリガー情報 のORをとり、ヒットがあるかないかの情報に変換してSLに入力される。SLからMUCTPIへ トリガーを送らなければならないので、ヒットがあった場合は適当なフォーマットへ変換する 必要がある。SLではCTMから送られてくる情報を元に、ヒット情報が来たときPt値(コミッ ショニングではPt=1)とROIを付加してMUCTPIへトリガーを送る。シフトレジスタを用いた 構造にして、レイテンシーをC09、A10で使用するSLとあわせている。

6.1.3 コミッショニングの準備

各種モジュールの初期設定をおこなった後、セクター検査でおこなったように、SLB テスト パルス、ASD テストパルスを使って各エレクトロニクスが正常に動作していることを確認す る。SL にも読み出し用に SLB ASIC があるためテストパルスを使って、読み出しがおこなえる ことを確認した。ここでの読み出しの確認の手順を説明する。テストパルスでトリガーを作り 出し、SL に入力させる。入力されたトリガー情報は SL ボード上の SLB ASIC へ送られ LVL1 バッファで保持される。SL からのトリガーを NIM 出力から TTC へ入力させて、L1A 信号を SLB ASIC に入力して読み出しをおこなう。読み出しには SSW を通し、PT5¹でデータを読み出 す。SL でトリガーを出して L1A を受け取るまでのレイテンシーはオシロスコープを使って測 定する。宇宙線を使っても同様の読み出しをおこなう。

¹PT5 とは FPGA を搭載した VME 汎用モジュールである。メザニンカードを付け替えることで、さまざまな入 出力信号を扱える。
以上のSLから読み出しができることが確認をできたら、宇宙線のトリガーをMUCTPIへ送 り、CTPから発行されたL1A信号により読み出しができることを確認する。基本的にはテスト パルスと同じで、SLでトリガーが出されてからL1Aを受け取るまでのレイテンシーを測定す る。PT5で読み出すことができたら、RODでの読み出しができることを確認する。各トリガー セクターでケーブルの長さの違いによって、経路長が変わってくるので、トリガーセクターご とにレイテンシーの測定をおこなわなければならない。

6.1.4 宇宙線トリガー

宇宙線ミューオンを捕らえ、ATLAS 検出器統合試験のなかで、LVL1 ミューオントリガーと してトリガーを出すことができた。TGC でのトリガーは SL のトリガーカウンターでカウント していて、モニタリングすることができる。

P2 Run でのトリガーレートを図 6.7 に示す。安定してトリガーを出していることが確認できる。

	A09	A10	A11	C09	C10	C11	Total
Rate(Hz)	14	12	9.6	16	2.8	28	82.5

表 6.1: P2 Run でのトリガーレート



図 6.7: A Side Endcap のトリガーレート

MDT でも TGC のトリガーにより精度の良いデータが取得できている。

6.2 トリガー情報の読み出し

宇宙線ミューオンによるトリガー情報の読み出しを行った。

読み出しについては、C09、A10 セクターのみ行っている。ここでは A10 セクターで読み出 した情報について議論していく。

6.2.1 Sector Logic の読み出し

SLから MUCTPI へ送られるトリガー情報の読み出しを行った。

Pt

今回のコミッショニングでは、TGC の SL から送られる Pt の値は 1 に固定されている。以下 に読み出した Pt のプロファイルを示す。



図 6.8: Pt のプロファイル

このヒストグラムは Endcap の Pt の値を表している。横軸に Pt の値をとり、縦軸はイベント 数をとっている。上から順に 0、 1、 2、 3 でのヒストグラムである。このヒストグラ ムを見ると TGC からの Pt の値は 1 となっていて、設定した値が正しく出されていることがわ かる。

ROI

ROI は Endcap で 148 個あり、Forward では 64 個ある。図 6.9 は Endcap の ROI のヒストグラ ムである。横軸に ROI の値をとっている。ヒストグラムは上から 0~ 3 の順に並んでいる。 147 までの ROI の値が出力されているのがわかる。この図では 0 から 147 までのすべての値が 出力されていない。このことを次に述べる。



図 6.9: ROI のプロファイル

図 6.10 は ROI を実際の TGC 上の並びのように表示させたものである。図 6.10 での ROI の 並びは図 6.11 のようになる。



図 6.10: ROI の HitMap

144	145	146	147
140	141	142	143
136			
8	9		
4	5	6	7
0	1	2	3

図 6.11: ROI の並び

図 6.10 では右半分がヒットの判定がされていないようにみえる。これは右側の halfSSC にあ たる。halfSSC で Pt 判定がおこなわれ、次に左右の halfSSC を比較し SSC ごとにトラックの判 定が行われる。例えば、右側の halfSSC にストリップの情報があった場合、右側の halfSSC で 正しく Pt 判定がおこなわれても左の halfSSC にもダミーのストリップの情報があるため、さら に左右で判定が行われる。今回の使った $\delta\phi$ によらずに Pt 判定が行われるため、ヒット位置で 左側が優先される。このため、右半分のヒットが見えていないのである。すべての ROI を確認 するためには、ヒットがあるときにダミーの情報を使わないようにすれば良い。

6.2.2 HPT モジュールの出力情報の読み出し

 δR , $\delta \phi$

 $\delta R \ge \delta \phi$ の値についてみていく。図 6.12、図 6.13 に HPT ボードより出力された δR を示す。 図 6.12 には High-Pt コインシデンスのとれた事象の δR を示している。High-Pt コインシデンス の取れるものがほとんどないことが見て取れる。これは宇宙線ミューオンの場合、ATLAS 検出 器の interaction point から TGC へ入射する粒子がほとんどないと予想されることから、妥当な 結果であると考えられる。図 6.13 には High-Pt コインシデンスの取れず Low-Pt コインシデン スのみ取れたイベントの δR を示す。



 \boxtimes 6.12: HighPt $\mathcal{O} \delta R$

図 6.13: LowPt の δR

HPT ワイヤの δR の値の範囲は、HighPt で-14 から+14、LowPt で-7 から+7 である。 δR は正 しくこの値の範囲に入っている。



図 6.14: HighPt の $\delta\phi$

 \boxtimes 6.15: LowPt $\mathcal{O} \delta \phi$

ヒットプロファイル

ワイヤおよびストリップのヒットプロファイルを以下示す。ここでワイヤのヒットプロファ イルの横軸 R はトリガーセクターを η 方向に 37 分割したもので、η の増える方向に R も増え ていく。ストリップの横軸 *Phi* は、トリガーセクターをφ方向に 4 等分して η の小さいほうか ら順に並べたものである。縦軸にはトリガーされた数をとる。



図 6.16: HPT ワイヤのデータ



図 6.17: HPT Strip のデータ

ここでストリップのトリガー情報に一部問題が見られる。図 6.17 で T5 の情報が来ていない ことがわかる。フロントエンドの SLB ASIC からの読み出しでは、T5 ストリップのトリガー情 報は送り出されている。これは HPT Endcap ストリップ ボード上の配線の間違いで T5 と T6 の 情報の区別がつかなくなってしまっていた。

この違いを修正するため HPT Endcap ストリップから送られる T5、T6の情報を、SL で区別 をなくして扱うようにする。具体的には、SL で2枚の TGC のストリップの情報を1枚の TGC のストリップ情報として扱い、そのまま $R - \phi$ コインシデンスで Pt を求めるようにする。この 変更によるトリガーへの影響について考えられることは、以下のようになる。

- トラック数に関してはSSCにつき一つのトラックが選ばれるため、特に増えることはないと考えられる。
- 違う TGC の δφ を使ったほうが Pt が高い場合、そのトラックが選ばれてしまうため、フェ イクヒットを選んでしまう可能性が増す。

実際にどの程度トリガー効率に影響されるかは、この変更をトリガーシミュレーションに反映させ計算してみる必要がある。

6.2.3 チェンバーのヒットプロファイルとの比較

TGC のヒットプロファイルを図 6.18 に示す。図 6.18 は A10 の Endcap の PSB の SLB ASIC から読み出したデータで、横軸にチャンネルをとっている。チャンネルが大きくなる方向に η が大きくなる。ヒストグラムの区切れているところがチェンバーの境界で、チャンネルの小さ いほうから T9、T8、T7、T6、T5 である。



図 6.18: A10 セクターの TGC ワイヤ-のヒットプロファイル

このヒストグラムの形はチェンバーの構造から予想される形をしている。

またこのときの宇宙線のヒットからトリガーが出されており、SLで宇宙線のヒットした位置 を ROI であらわしている。SL での ROI をワイヤ方向 (η 方向) に投影したものを図 6.19 に示す。 この図で横軸は η 方向に 37 分割された ROI を表している。



図 6.19: ROI のワイヤ方向への投影

図 6.18 と図??とを比較してみると、チェンバーでの宇宙線のヒット情報がトリガーによく反映していることがわかる。

またチェンバーのプロファイルを見ると、よくヒットを出す場所があることがわかる。この こともトリガーに反映してくるため、今後、チェンバーの扱いについて考える必要がある。

第7章 まとめ

新しいエネルギー領域での物理を解明すべく、LHCの建設が進んでいる。LHCの衝突点の設置される検出器の一つである ATLAS 検出器がインストールが進み、完成間近である。40MHzの 陽子陽子衝突反応から生じる膨大な情報の中から興味あるイベントを選び出すためのトリガー を ATLAS 検出器は備えている。我々はそのトリガーの初段にあたる LVL1 トリガーの一つで ある、前後方ミューオントリガーの TGC システム構築を進めている。

本研究室においてその LVL1 前後方ミューオントリガーの最後段に位置する Sector Logic の 開発を行ってきた。現在、量産と検査が終わっており、ミューオントリガーにインストールさ れている。

TGC システムを ATLAS 検出器にインストールする前に、1/12 セクターの検査を行った。ここでは、テストパルスを用いて TGC エレクトロニクスの動作確認やケーブル配線の確認を行った。 また宇宙線ミューオンを用いて TGC の動作を含めて TGC システムの動作確認をおこなった。

1/12 セクターの検査が終わり、ATLAS 検出器に TGC ビッグウィールの設置が完了した。それとともに ATLAS PIT での T G C システムの構築を進め、宇宙線を用いたコミッショニングをおこなった。宇宙線ミュー粒子をトリガーし、トリガー情報を読み出すことで、TGC システムの動作を確認することができた。また、LVL1 トリガーシステムの中でも動作が確認された。

コミッショニングは本番と少し異なる状況ではあるが、TGCシステムはトリガー条件を変え て対応することができた。Sector Logic も状況に応じて柔軟な対応ができるように設計がおこ なわれており、コミッショニング用に変更させ、その役割も果たせている。

今回初めてシステムを統合させることで発見された問題や、使用頻度があがることで生じる 問題など改善がおこなわれている。これからの残りのセクターのコミッショニングも順調に進 めることができるであろう。

宇宙線のデータが取れればいよいよビームを用いた実験の開始となる。

謝辞

本研究を行う機会、並びに適切な指導を頂いた指導教官 蔵重久弥准教授に心より感謝致し ます。

本研究において、丁寧な指導をして頂きました佐々木修氏、池野正弘氏に深く感謝いたします。 またTGCエレクトロニクスグループにおいて、様々なご指導と助言を頂いた坂本宏氏、福永 カ氏、菅谷頼仁氏、戸本誠氏、松下崇氏、石川明正氏、杉本拓也氏に感謝いたします。また、様々 な機会に貴重な意見を頂いた、田中秀治氏、越智敦彦氏、石野雅也氏、川本辰男氏、他ATLAS 日本グループの方々に感謝いたします。

TGCエレクトロニクスグループにて共に研究を行い、助言を頂いた野本裕史氏、久保田隆至 氏、桑原隆志氏、大町千尋氏、喜家村裕宣氏に感謝を申し上げます。研究生活を通じて惜しみ ない協力を頂いた門坂拓哉氏、岡田勝吾氏、新保直樹氏、奥村恭幸氏、高橋悠太氏、中塚洋輝 氏、早川俊氏、金賀史彦氏、結束晃平氏、平山翔氏、鈴木友氏に感謝致します。

秘書の朝日恵美さん、横山有美さん、そして研究室の皆さまには大変お世話になりました。 心から感謝申し上げます。