

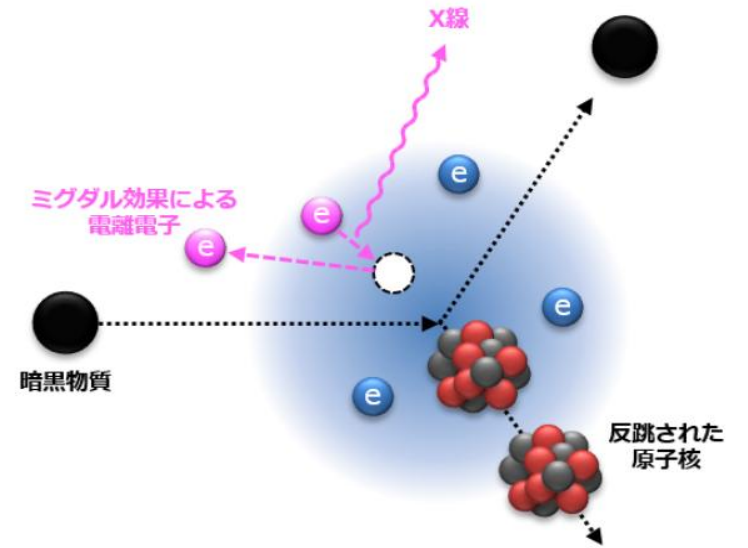
# MIRACLUE実験における 統合DAQシステムの開発

第32回 ICEPPシンポジウム@志賀レークホテル  
2026/02/15

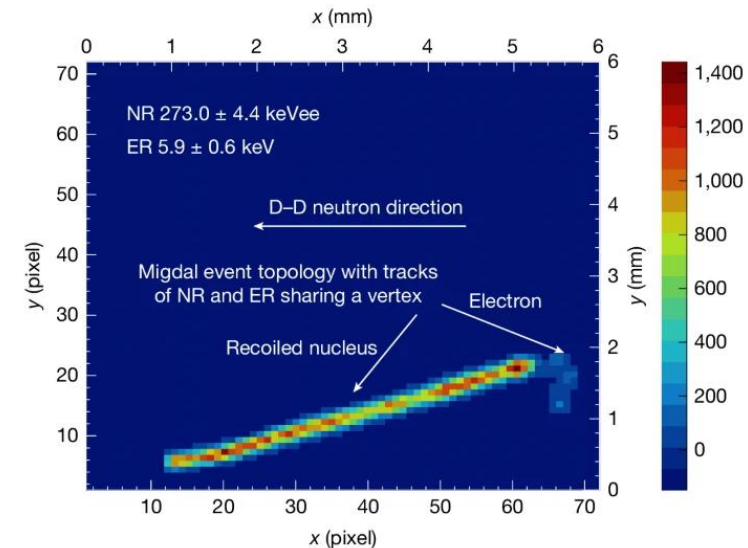
神戸大学 M1 西田汐里

# Migdal効果

- 原子核が急激に動く際、低確率で束縛電子が電離・励起する現象
- 原子核反跳に伴うMigdal効果
  - 低質量DM(WIMP)に対する感度向上  
(原子核反跳 + Migdal効果に起因する電子反跳)
  - 2026年1月に中国グループが初観測を報告
- WIMP直接探索への応用に向けてArガスでの観測を目指す
  - **MIRACLUE実験**

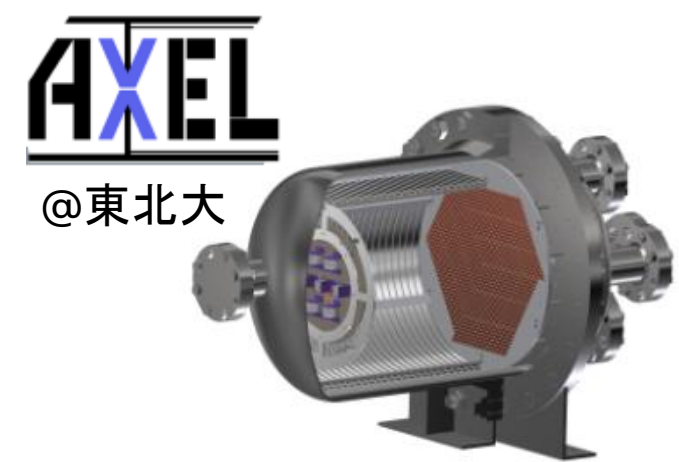


Migdal効果 模式図

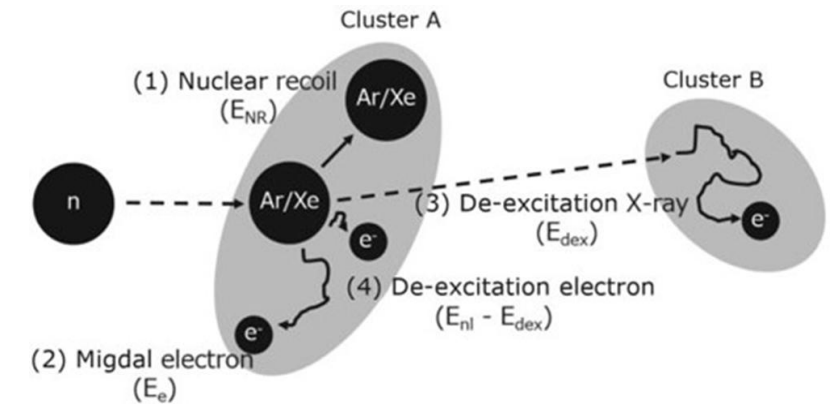


中国グループが報告したMigdal Event

# MIRACLUE実験



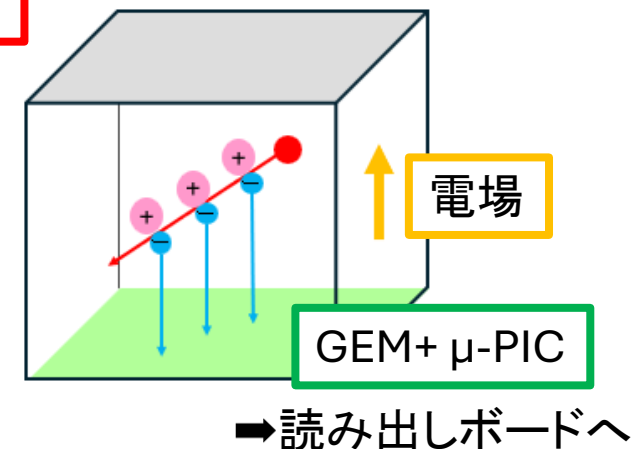
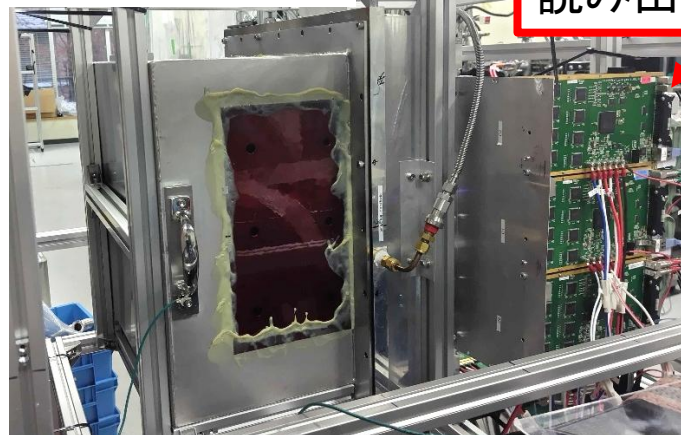
- 検出器：既存の技術を用いたガスTPC
  - 東北大：高圧Xeガス
  - **神戸大：Arガス**
- 中性子ビームを照射し原子核反跳を起こす
  - 高レート
- 原子核反跳とAr(Xe)の特性X線を検出
  - **2クラスターの座標取得**が必要



2クラスター事象 模式図

読み出しボード

# ArガスTPC

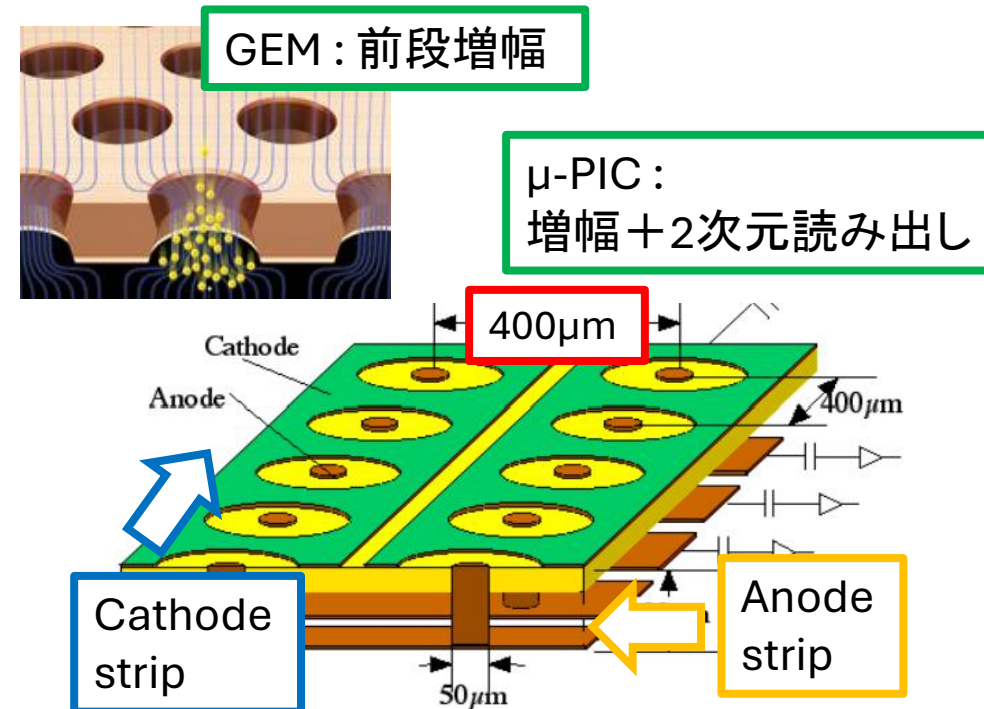


## 検出原理

- 荷電粒子がArガスを電離
- 電離電子がドリフト電場に沿って移動
- GEM +  $\mu$ -PICで増幅&二次元読み出し
- 読み出しボードでデータ取得

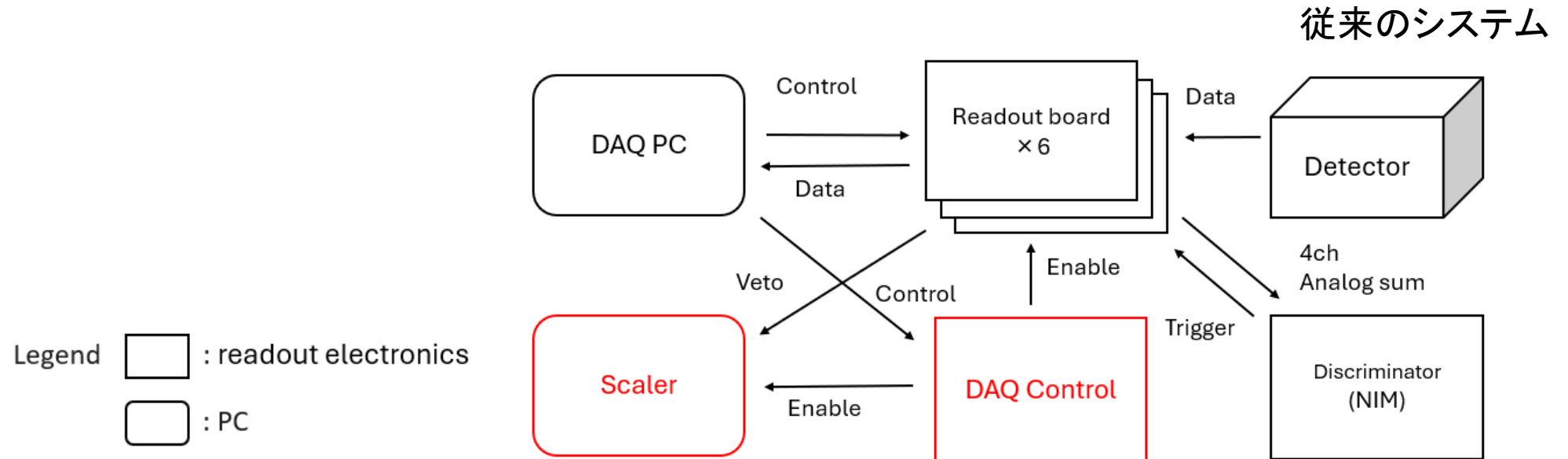
## $\mu$ -PIC

- 400 $\mu$ mピッチ
- Anode, Cathode 各768ch
- 3次元で飛跡を取得可能
  - 二次元座標 + 時間情報



# 従来のDAQシステム

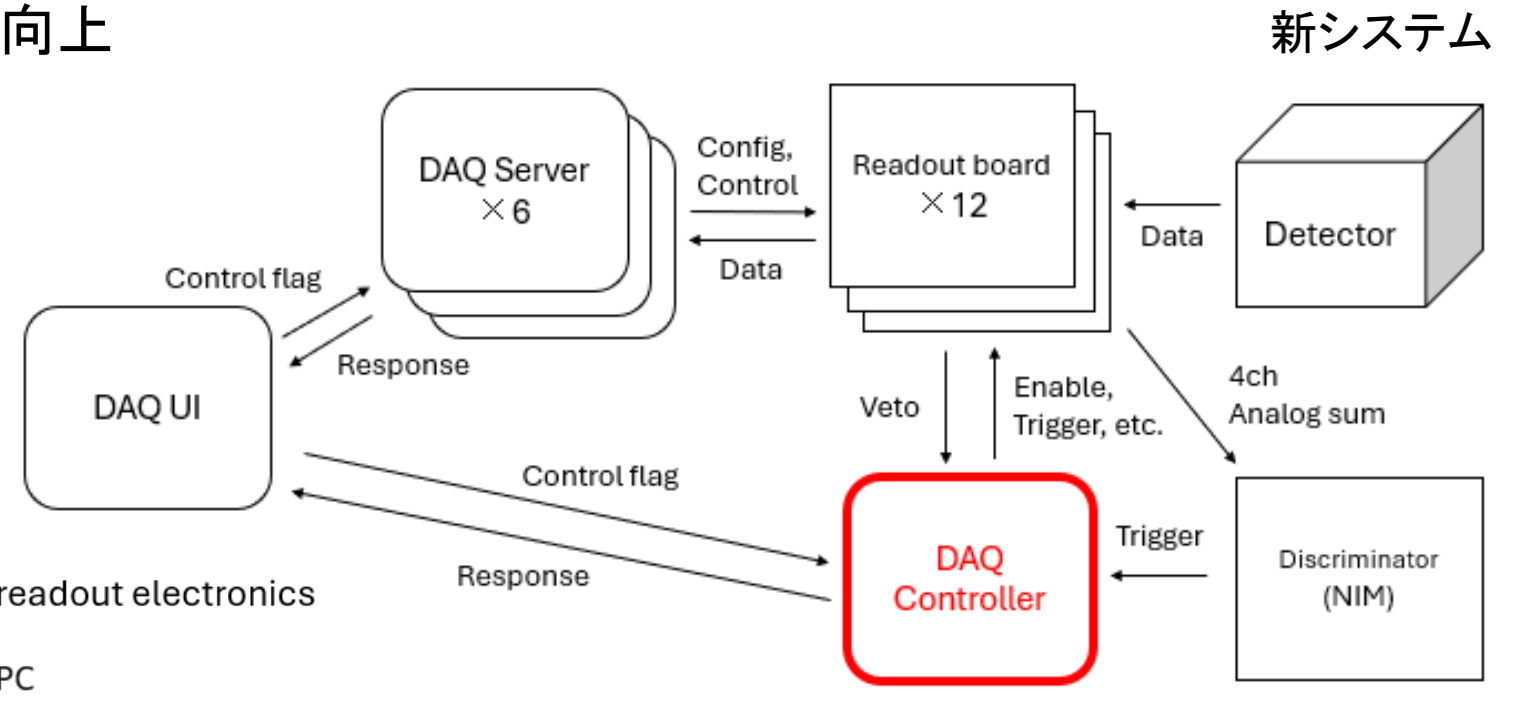
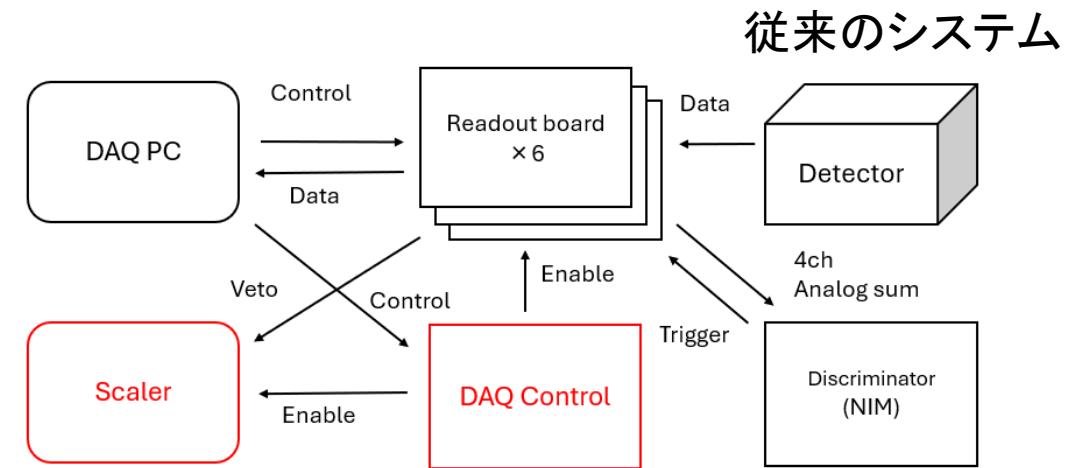
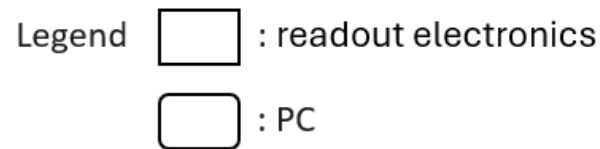
- 従来 : 2ストリップを束ねて800 $\mu$ mピッチで読み出し  
➡ 400 $\mu$ mピッチに変更
  - 必要ch数の増加 → 必要ボード数も増加
  - 対応ボード枚数の拡張(6枚→12枚)



# 新DAQシステム

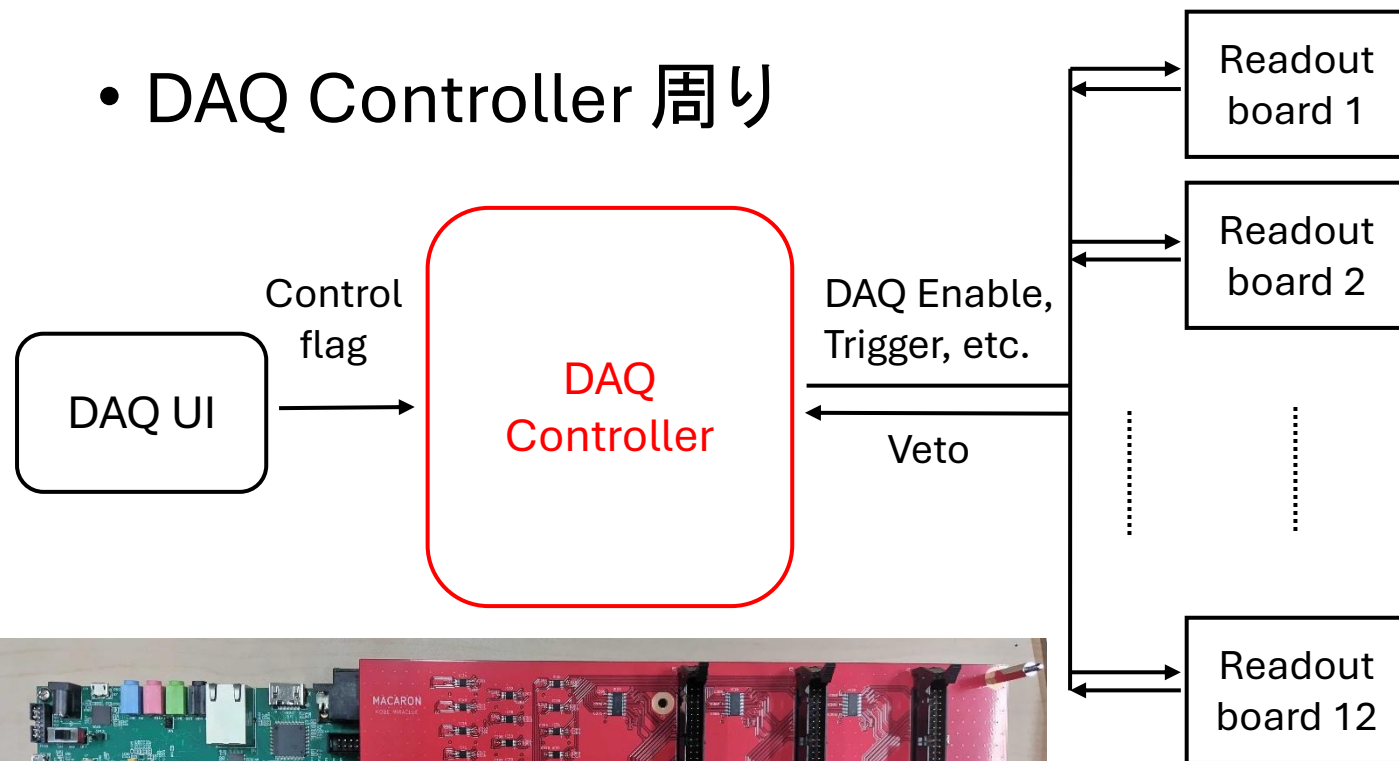
- ボード枚数拡張に対応する  
新しい読み出しシステムを開発
  - 12枚のボードに対応
  - 機能の統合による拡張性の向上
  - データ転送レート逼迫回避

DAQ Controllerを中心に  
開発



# 新DAQシステム

## • DAQ Controller 周り



ZedBoard(SoC)

Mezzanine Card

- DAQ UIとの通信
  - Control信号の送信、受信
  - 時間のカウント
  - 信号の分配
- の機能が必要
- ➡ SoC + Mezzanine Card

# Mezzanine Card

ZedBoard  
(SoC)  
Single-ended

Discriminator

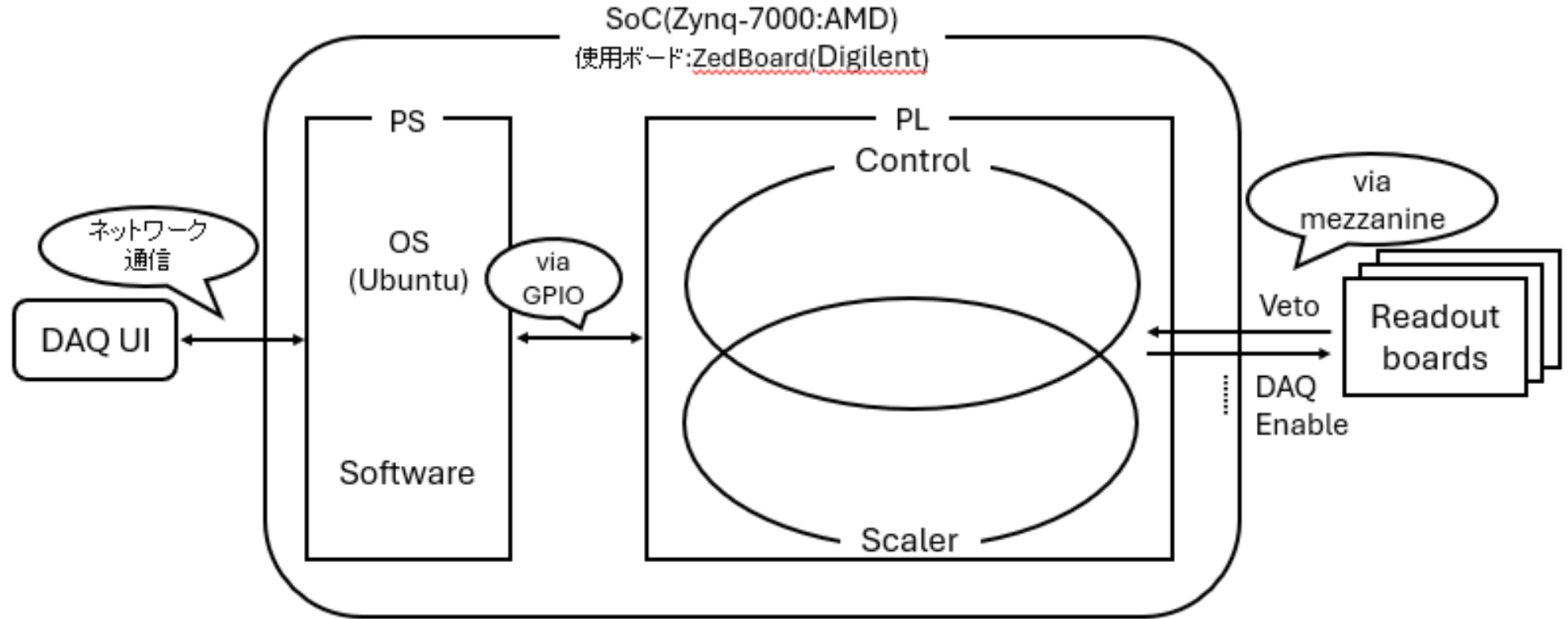


Readout  
boards  
LVDS

Kicadでデザインし  
P板.comで製造・実装

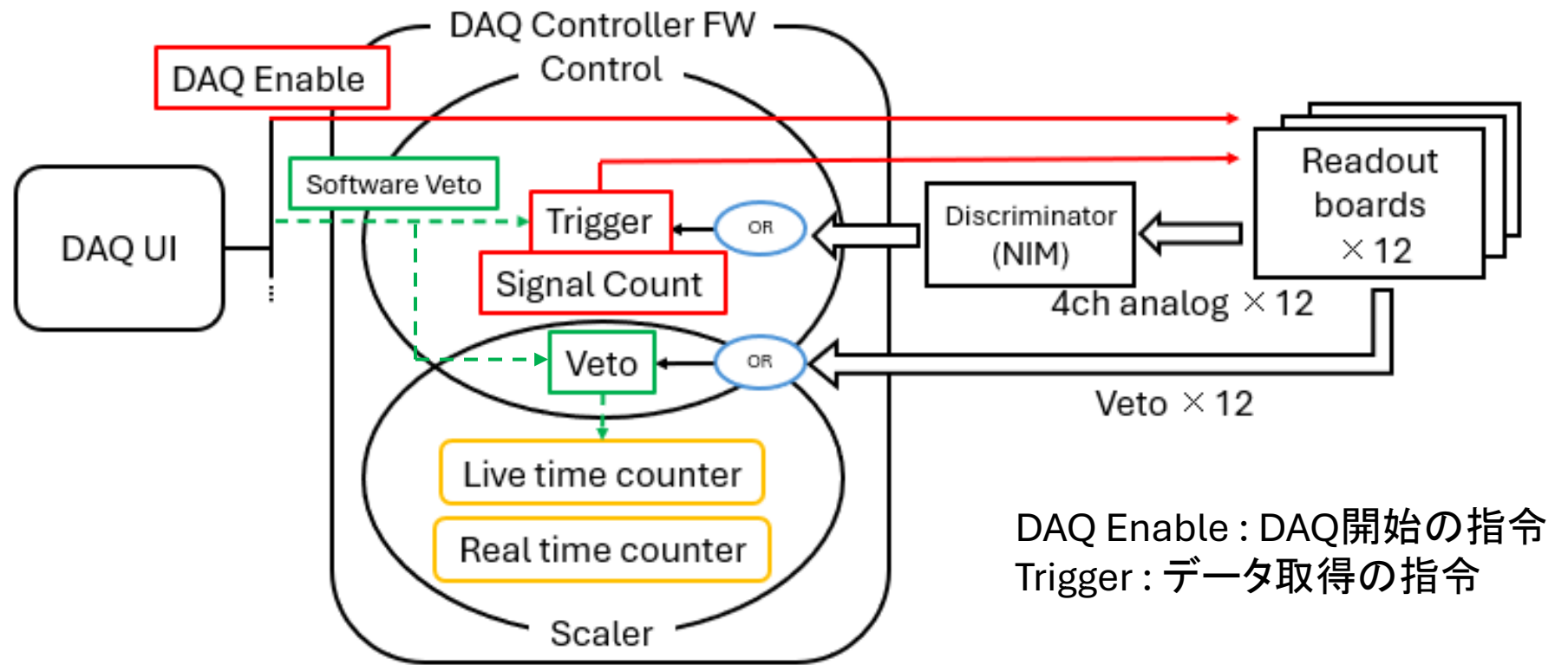
- 自作基板
- SoCと読み出しボード間で信号をやりとり
  - SoCからの信号を12個に分配
  - 信号形式をLVDS ↔ Single-ended 変換

# SoC



- PS : OS (Ubuntu) を搭載
  - DAQ UI とネットワーク通信
- PL : 書き換え可能なロジック部 (Firmware)
  - Control 部 + Scaler 部

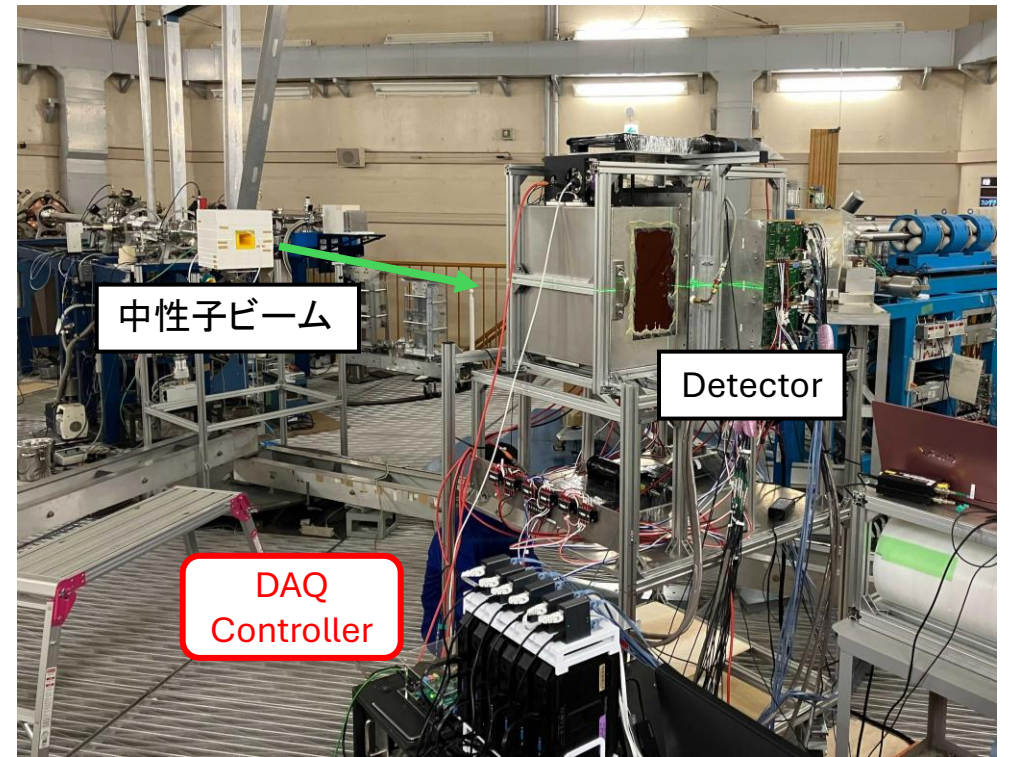
# SoC



- Control部 : DAQ UIの指示に従ってControl信号を送信
- Scaler部 : 測定時間のカウント
  - Real time counter : DAQが動いている時間
  - Live time counter : 実際にデータを受け付けていた時間
  - 10kHz clock, 32bit

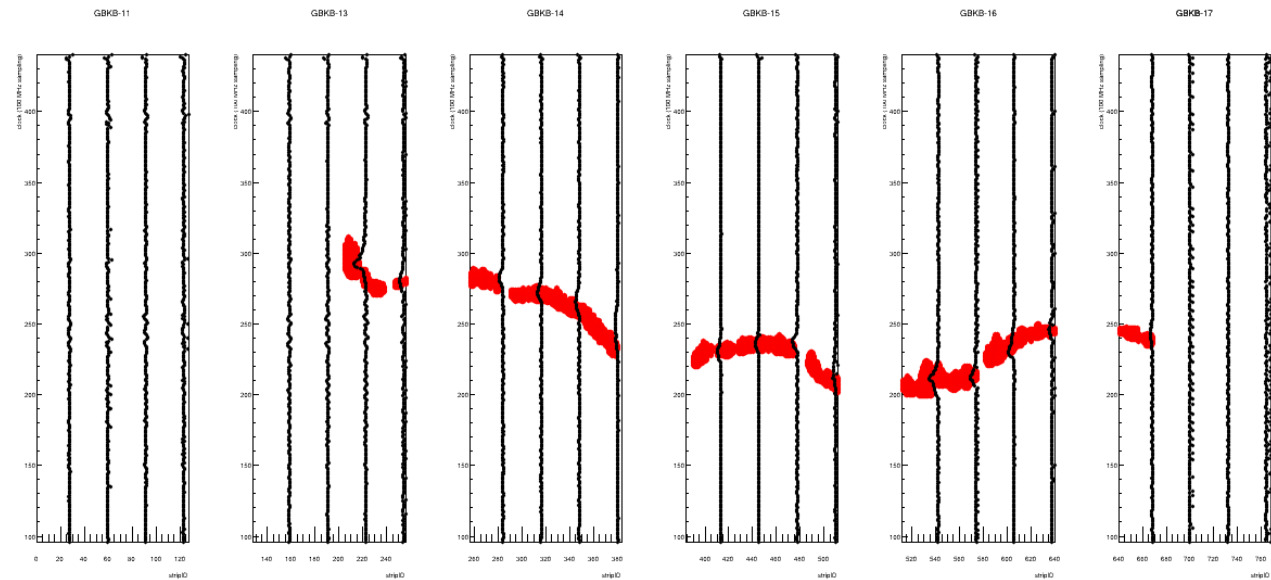
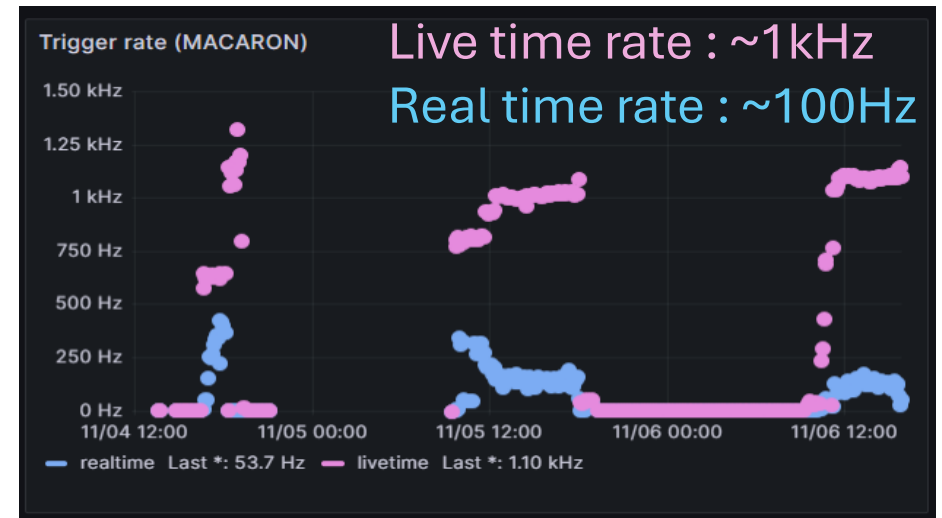
# 中性子ビームテスト

- 産業技術総合研究所にて実施
- 2025年11月3日~7日 (4日~6日ビーム照射)
  - 565keV中性子



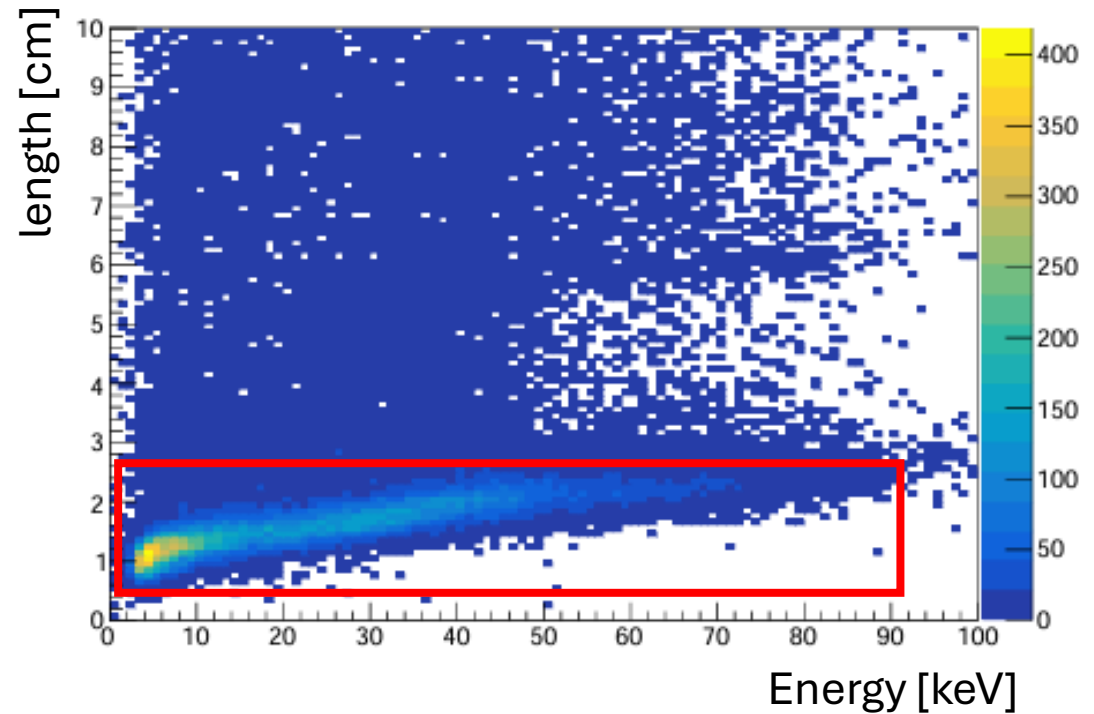
# 中性子ビームテスト

- トリガーレート等をリアルタイムでモニター
- DAQが正常に動作、データ取得に成功
  - Dead timeが課題
- 原子核反跳、電子反跳事象どちらも検出
  - 長い飛跡も再構成できている
- 12枚体制DAQが運用できたことを確認



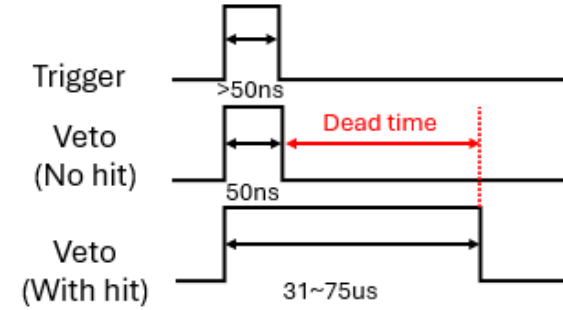
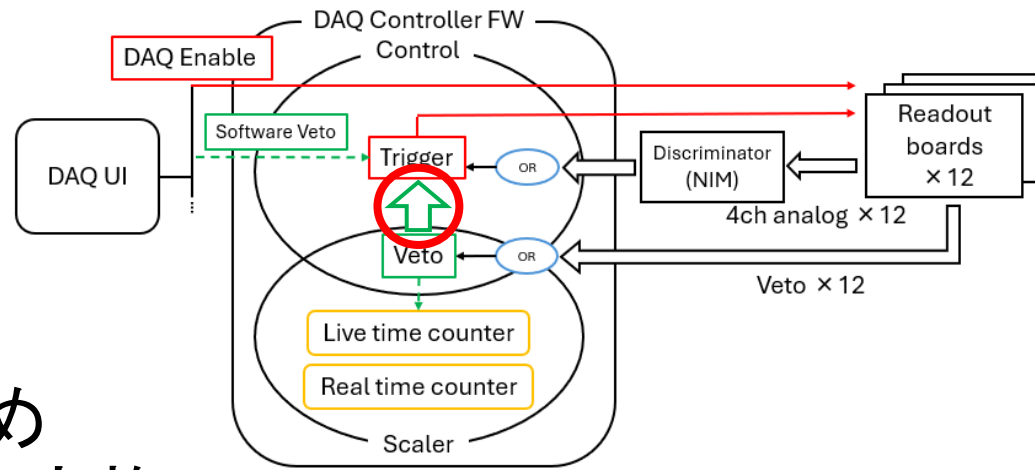
# 中性子ビームテスト

- Migdal探索
  - ビームエネルギー : 565keV
  - 総トリガー数 :  $1.2 \times 10^6$
  - 総 Live time : 1105 sec
  - 期待されるMigdal事象数 : 7~8 events
- ビーム由来の原子核反跳事象を確認
- 飛跡長による原子核反跳・電子反跳事象の分離

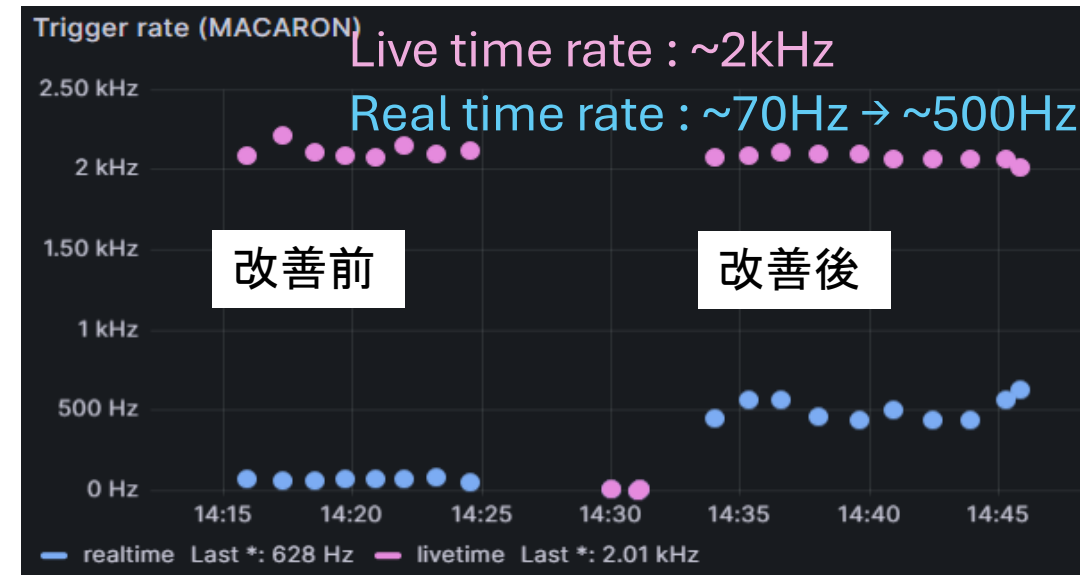


エネルギーと飛跡長の関係

# Dead time



- Dead time低減のため Controllerの見直しを実施
- DAQ Controller Firmwareに問題点
  - Veto信号が立っていてもTrigger発行
  - hitあり/なしボードでVetoの長さが異なる → この差がdead timeとして現れる
- Veto制御を改善
  - Dead timeの改善を確認



# 展望とまとめ

## • 展望

- ビームテストで得たデータの解析
- Dead timeのさらなる低減に向けたシステム全体の見直しの実施
- 並行して背景事象の理解などを進め、ArガスでのMigdal効果観測を目指す

## • まとめ

- $\mu$ -PICを用いたガスTPCのための新しいDAQシステムを開発
  - 対応ボード枚数の拡張
  - DAQ Controller : SoC + Mezzanine Card
- 2025年11月のビームテストで実際に運用
  - 読み出しボード12枚体制でのデータ取得に成功
- ビームテストを受けてFirmwareを改良

# Back up

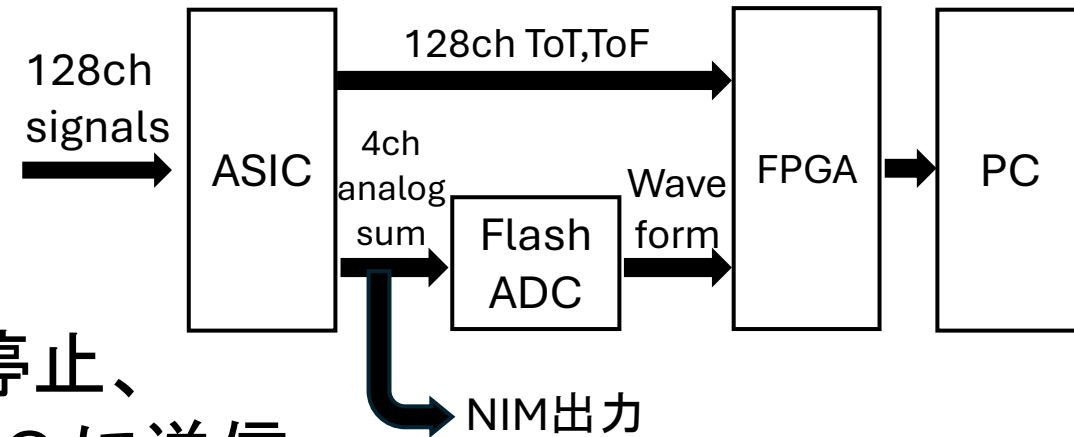
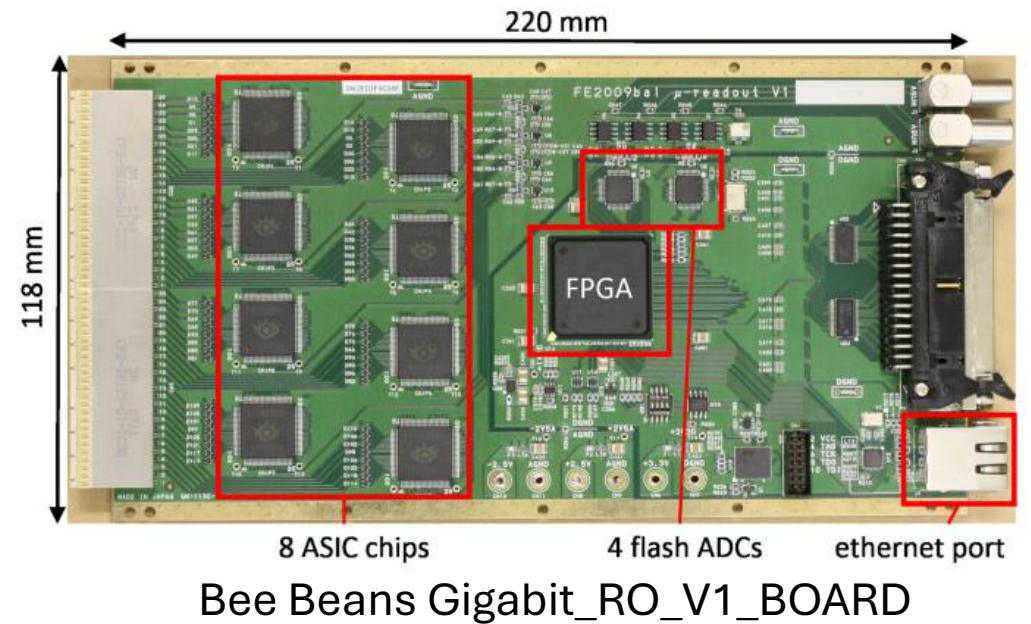
# 読み出しボード

- 入力: 128ch Analog信号
- 出力: 128ch ToT (Time over Threshold)  
ToF(Time of Flight)

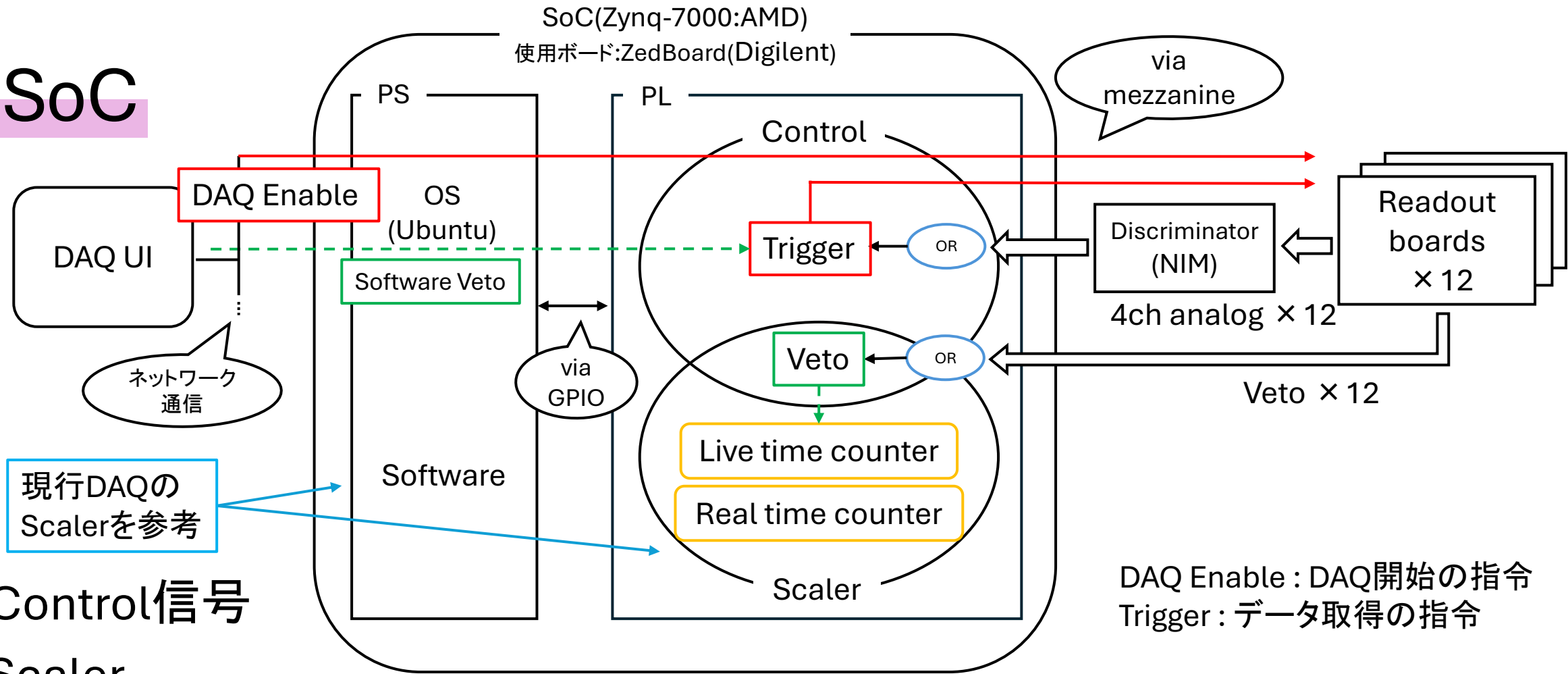
4ch 波形情報

4ch NIM Analog波形

- Dead time : ~50us
  - Max 20kHz
- Trigger信号を受け取るとデータ取得を停止、  
10.24  $\mu$ s 分遡って読み出したデータをPC に送信

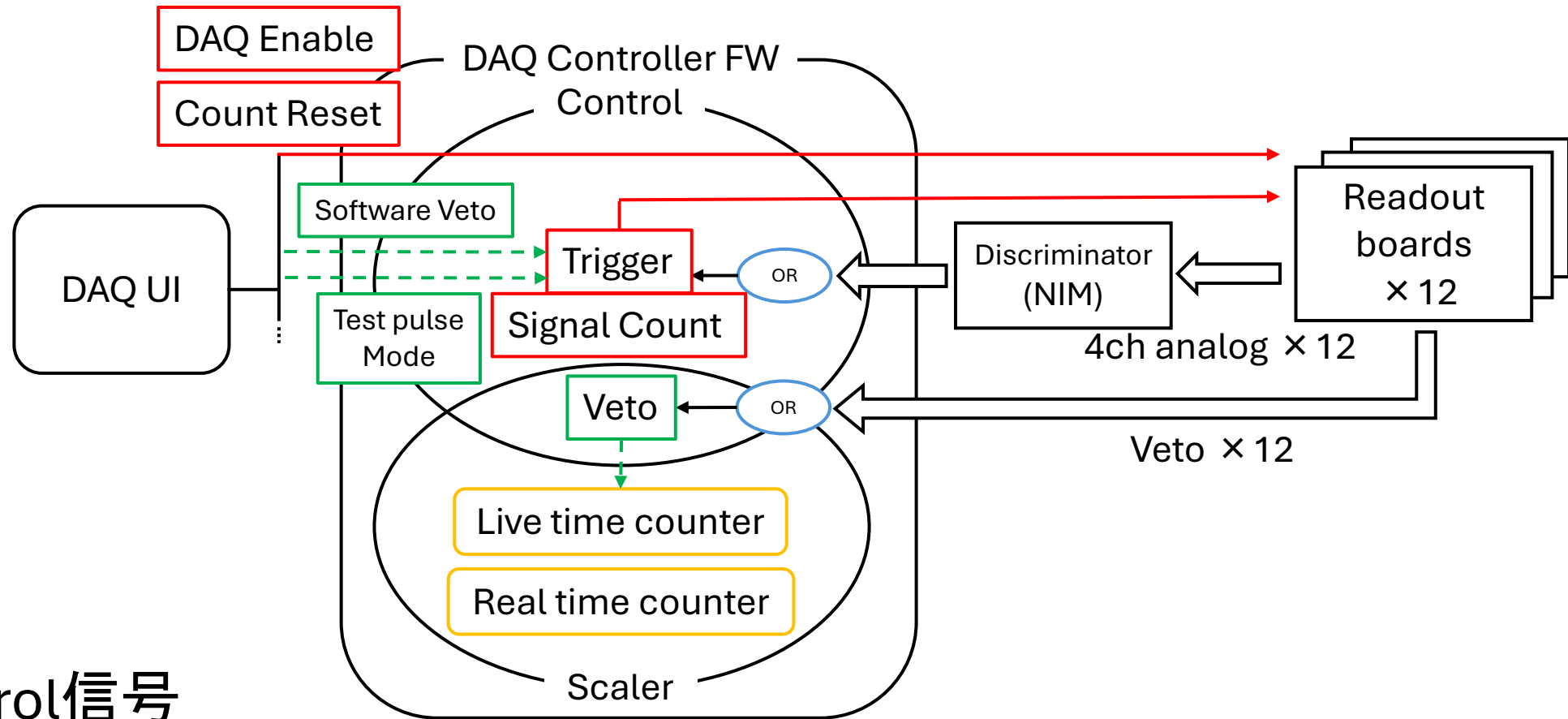


# SoC



- Control信号
- Scaler

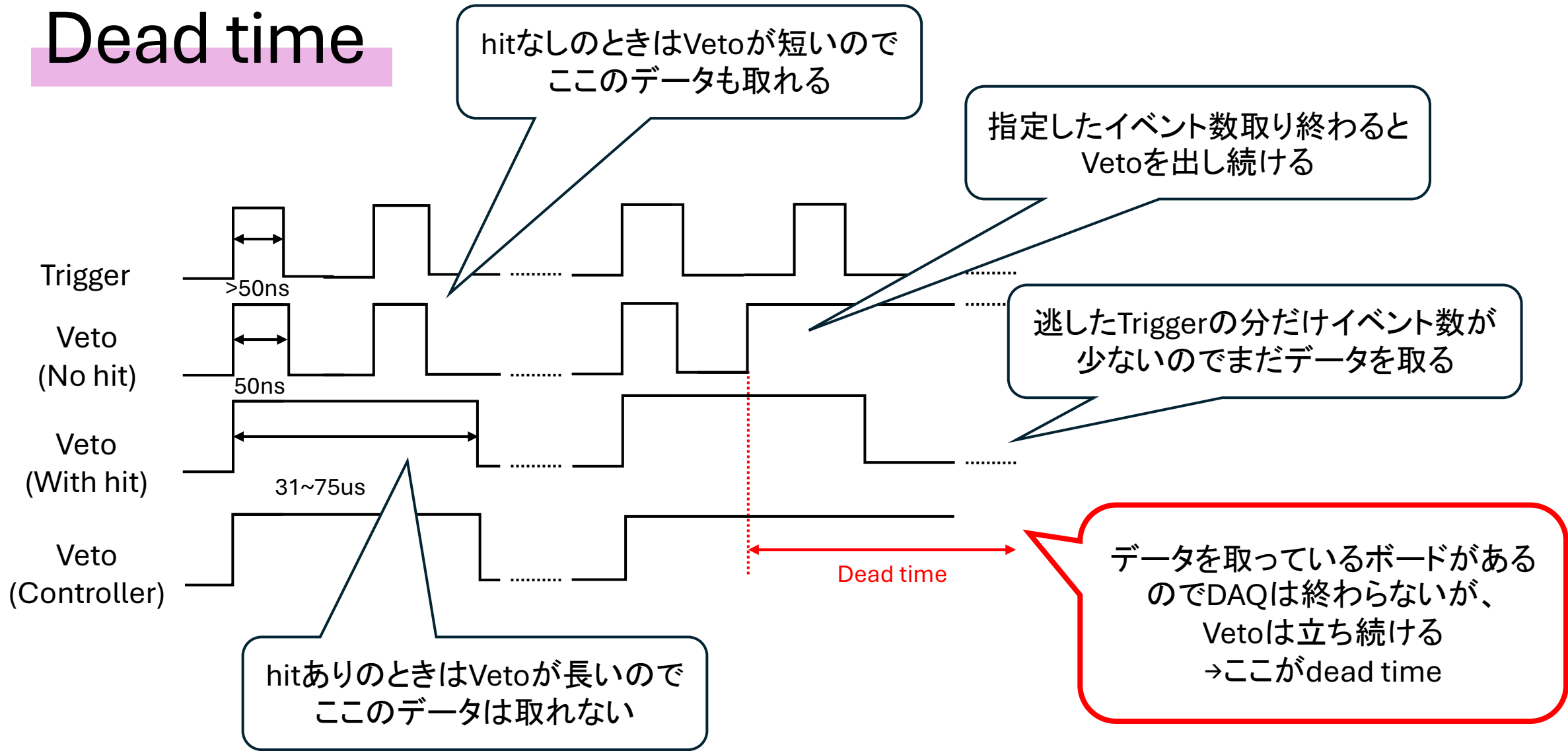
- Real time counter : DAQが動いている時間を測定
- Live time counter : 実際にデータを受け付けていた時間を測定



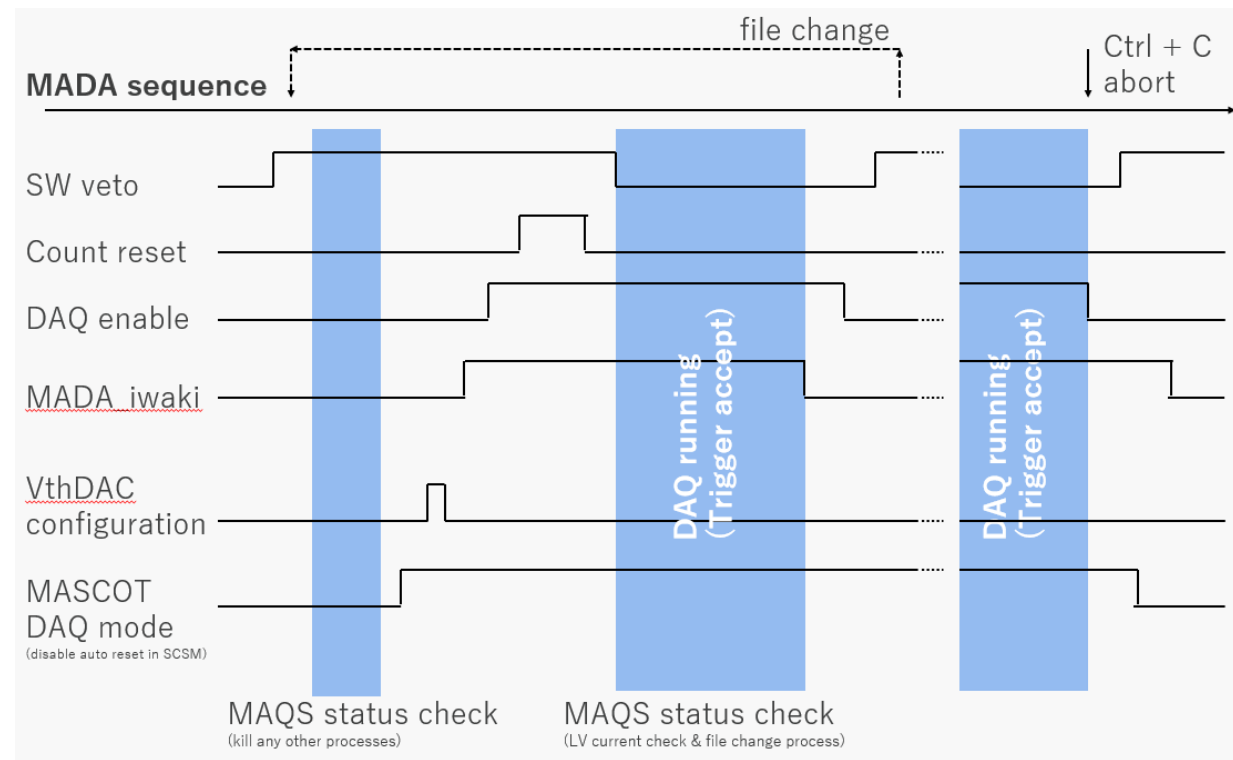
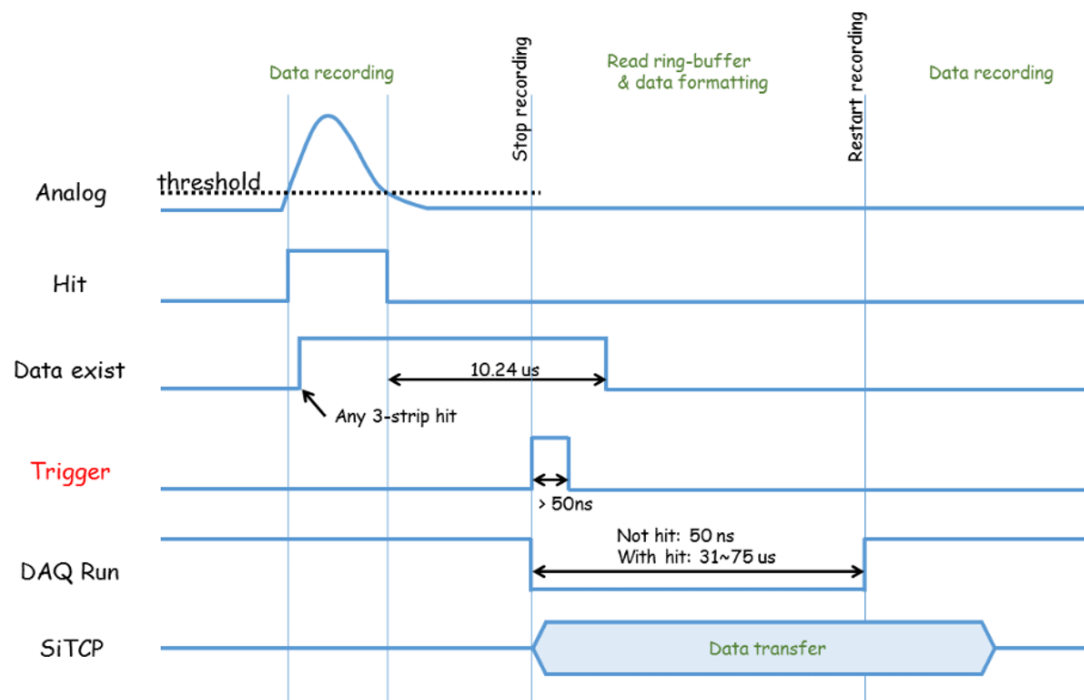
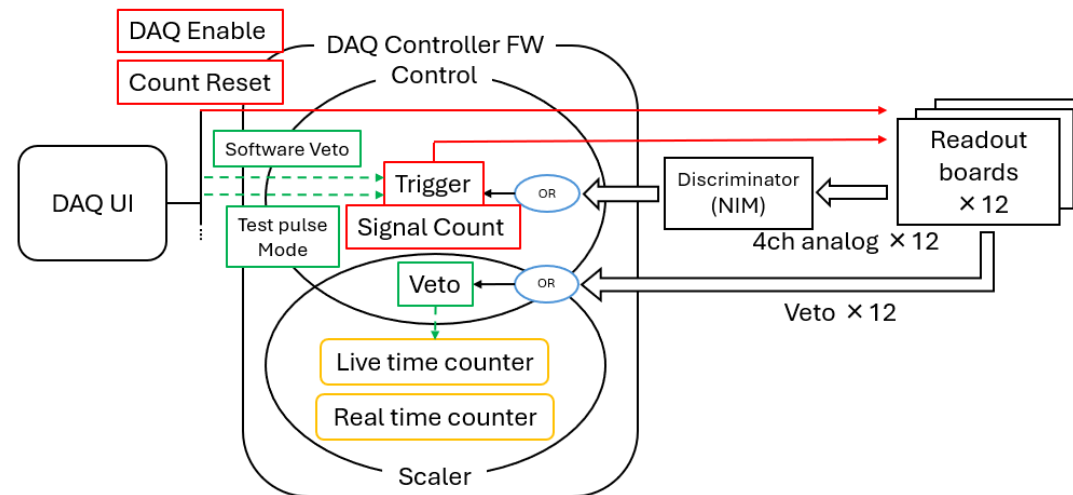
## • Control信号

- DAQ Enable : DAQ開始の指令
- Trigger : データ取得の指令
- Signal Count : Trigger数をカウントする
- Counter Reset : ファイル切り替え時にTrigger数をリセットする

# Dead time



# タイミングチャート



# 中性子ビームテスト

- 原子核反跳事象の計数率

Target gas	Ar (1 atm)	Xe (8 atm)
Number of nuclei	$7.26 \times 10^{23}$	$5.81 \times 10^{24}$
Cross-section for 565 keV neutron	0.65 barn	6.0 barn
Migdal branching	$7.2 \times 10^{-5}$	$4.6 \times 10^{-6}$
Fluorescence yield (K-shell)	0.14	0.89
Scaling factor $(q_e^{\max}/511 \text{ eV})^2$	2.92	0.280
Event rate	$603 \text{ day}^{-1}$	$975 \text{ day}^{-1}$

# Mezzanine Card

- 動作確認

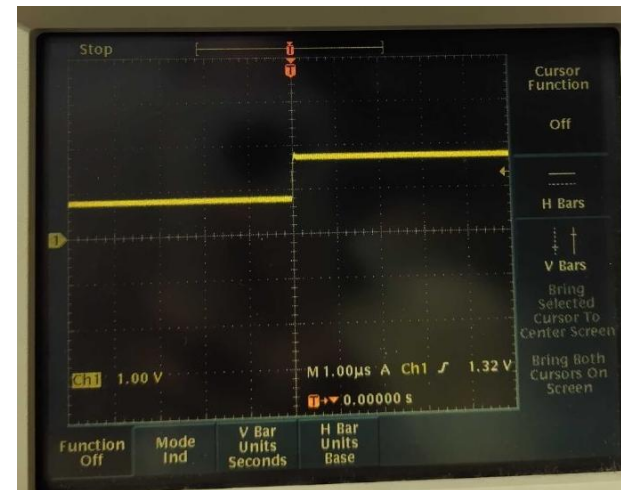
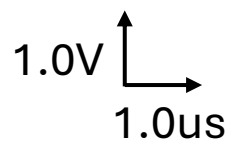
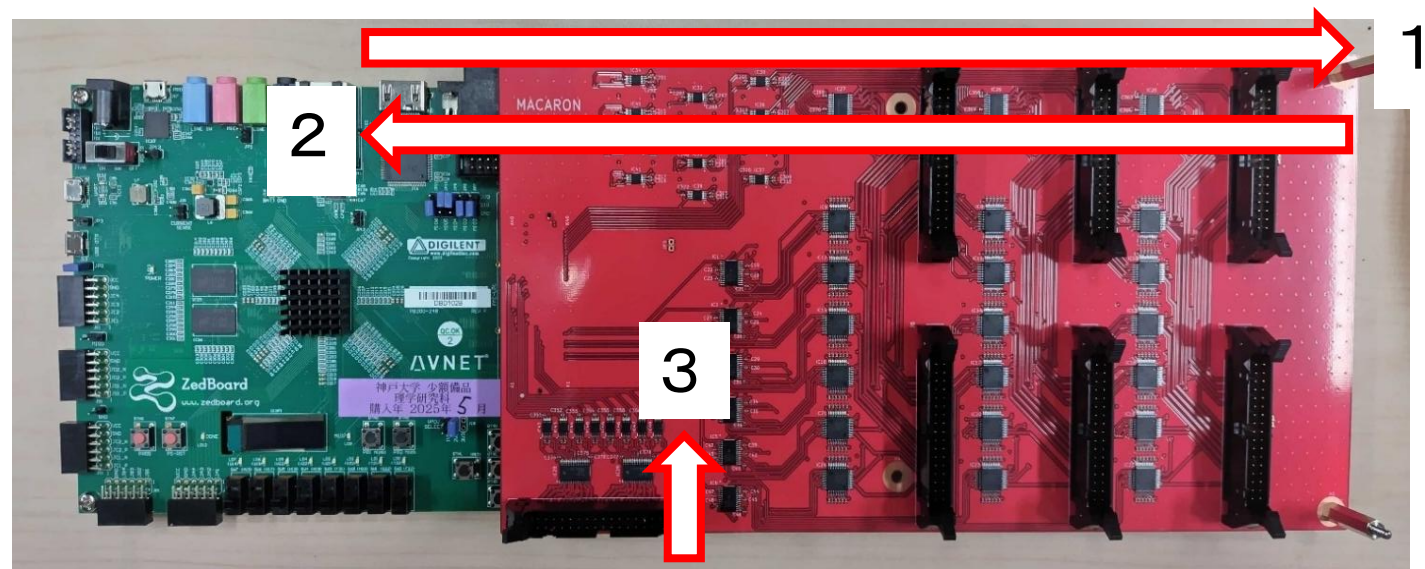
  - 手法

    - 1番: 1.5 kHzクロック信号を送信、コネクタで波形観測
    - 2,3番: LVDS信号入力、FMCコネクタで波形観測

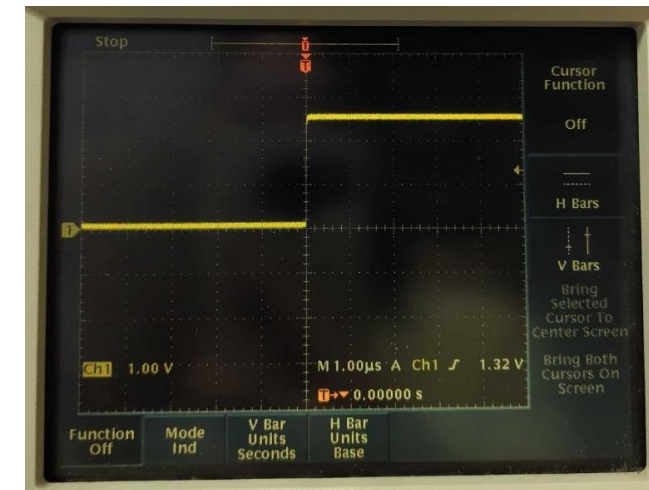
  - 結果

    - 正常に動作することを確認

- Mezzanine→ZedBoard  
入力確認

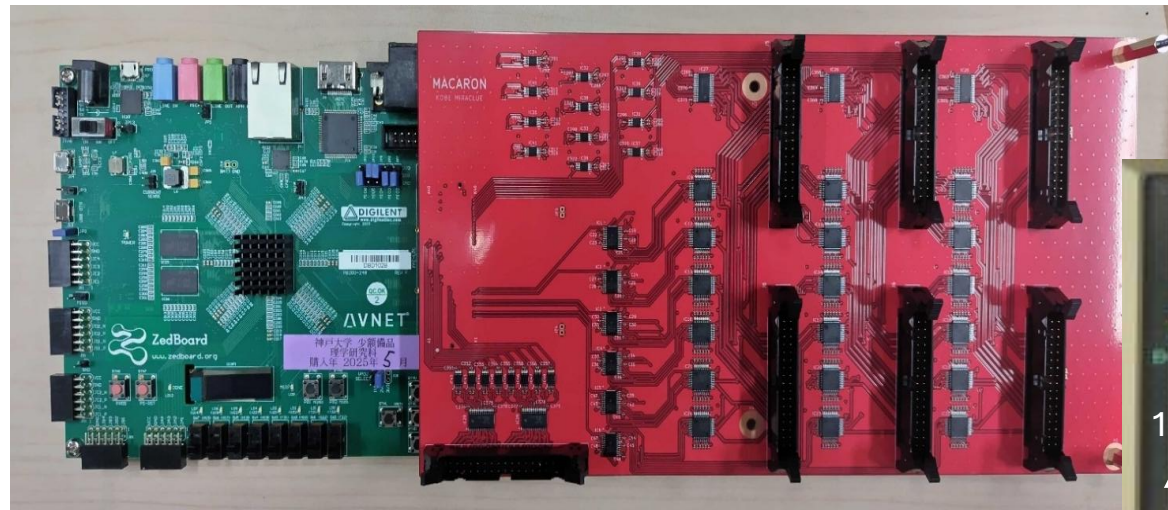


1番 (LVDS Positive)

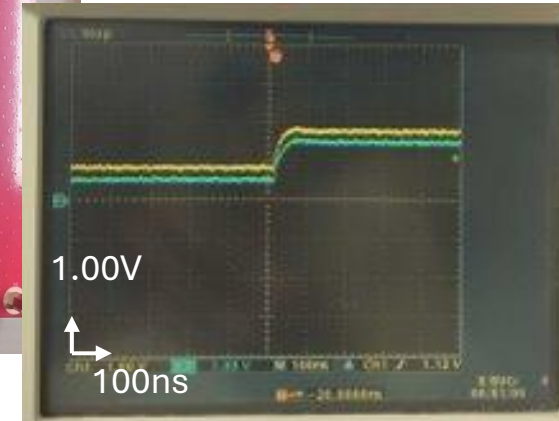


2,3番 (2.5V CMOS)

# 動作チェック

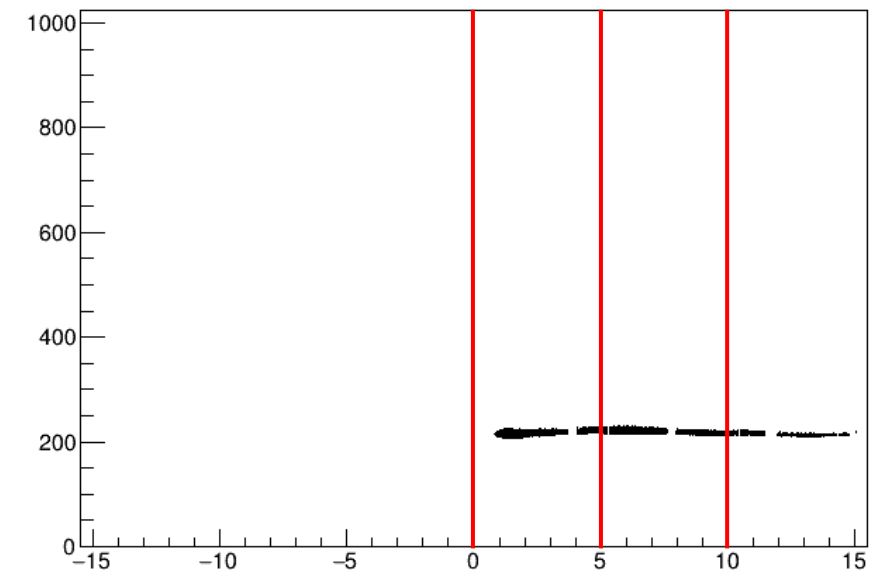


SoC→readout board  
別コネクタの同じ信号



- DAQ Controller
  - Mezzanine Card : 信号の分配とその同時性
  - Scaler : スイッチ操作による動作確認
- 検出器と統合
  - 実際にDAQを動かしてデータ取得
  - ボードが正しく連動していることを確認

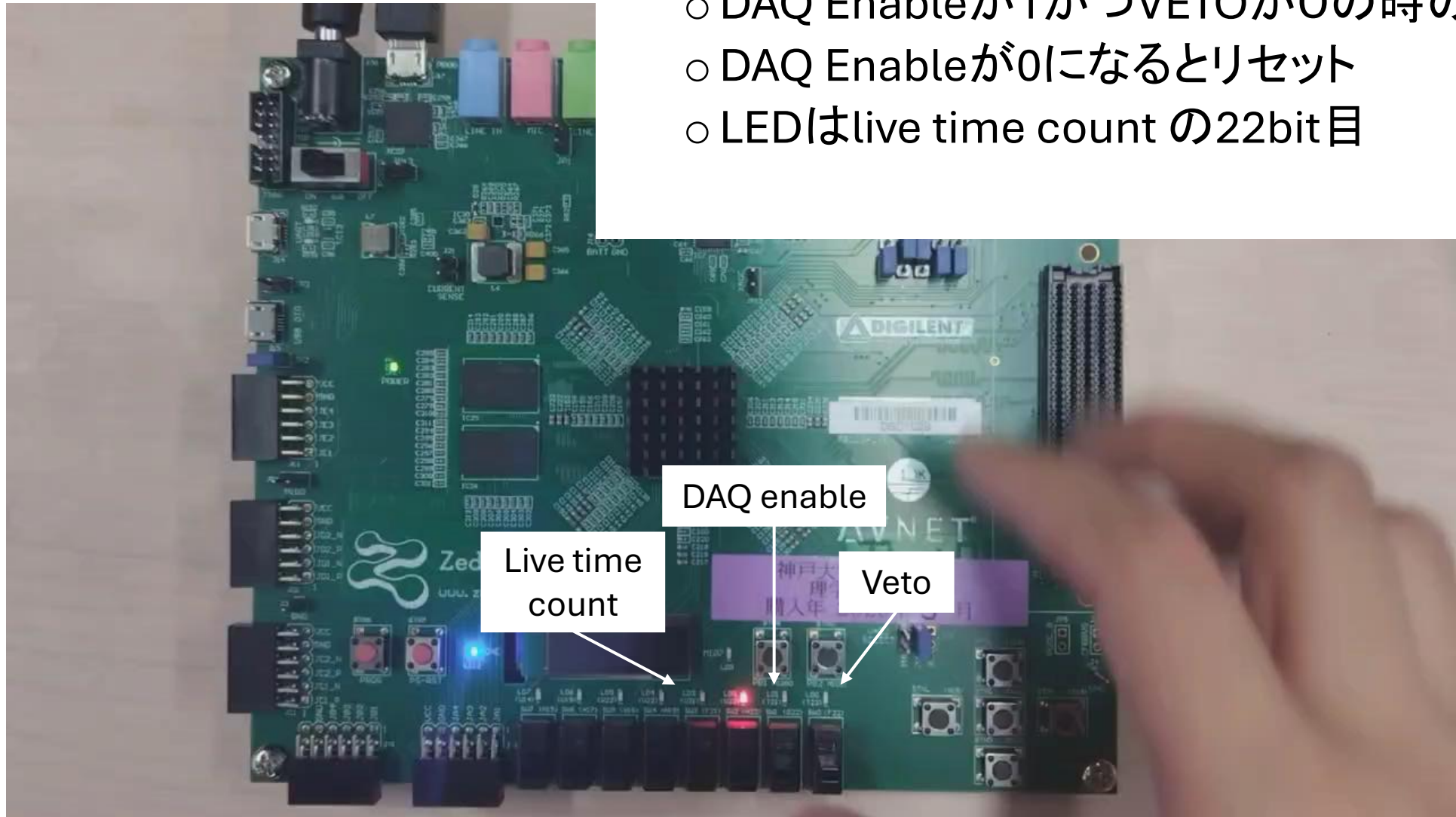
clock\_yz:y\_zy {evtNum == 2692}



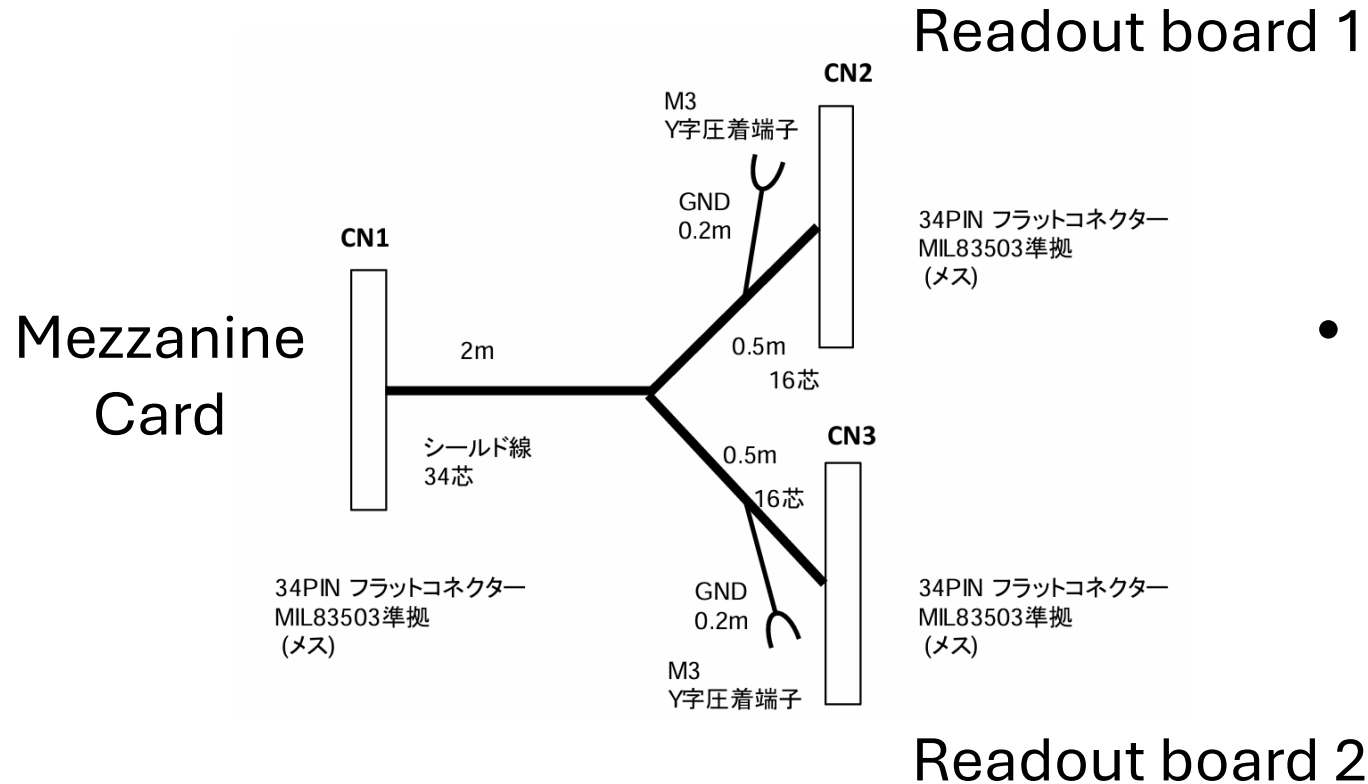
# SoC

- Scalerでのlive timeカウント

- DAQ Enableが1かつVETOが0の時のみカウント
- DAQ Enableが0になるとリセット
- LEDはlive time count の22bit目

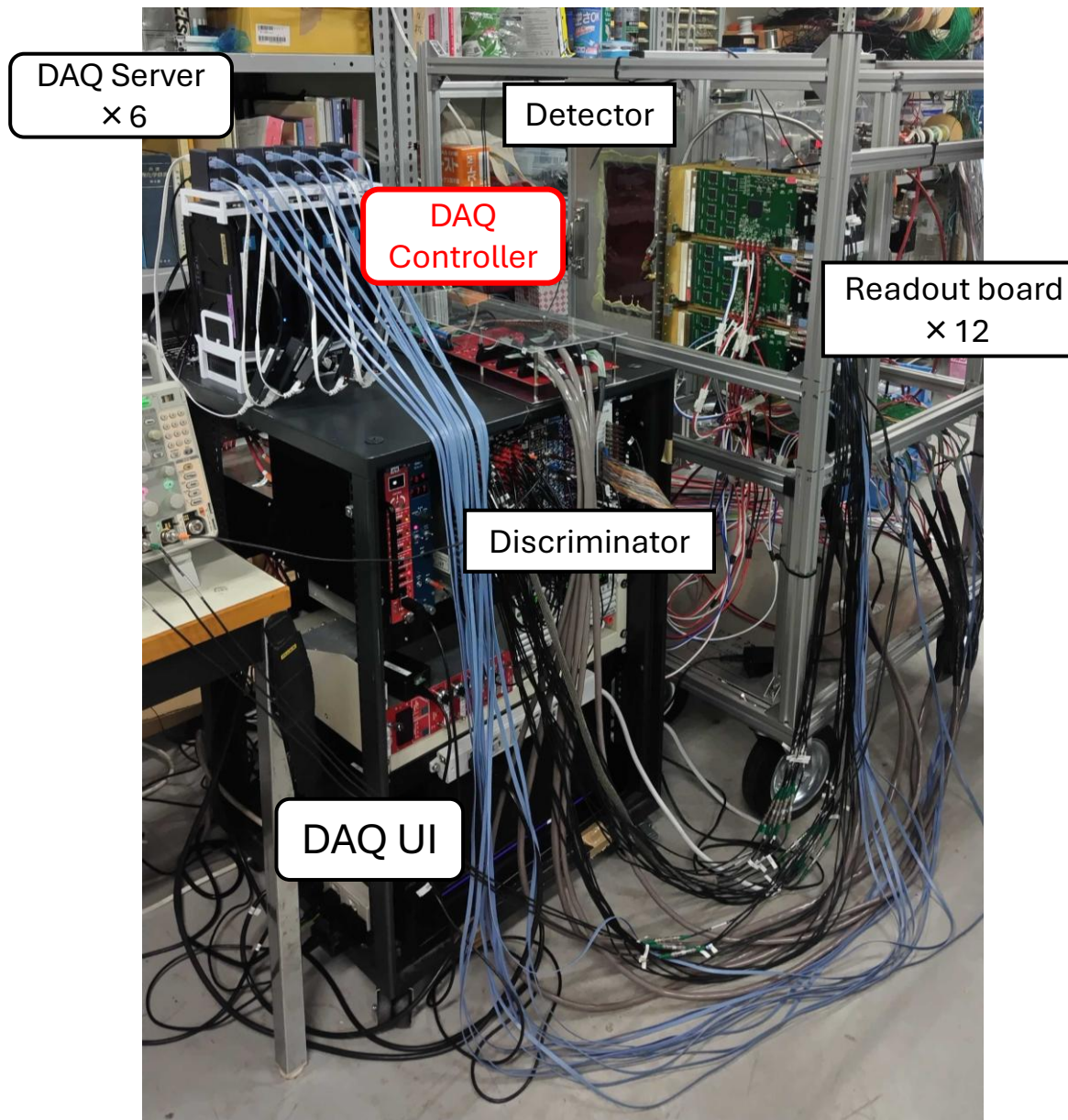


# Mezzanine Card-Readout board cable



- 1つのコネクタにつき  
2枚の読み出しボードと接続する

# セットアップ



# ビームテスト @産総研

- トリガーレート等をリアルタイムでモニター



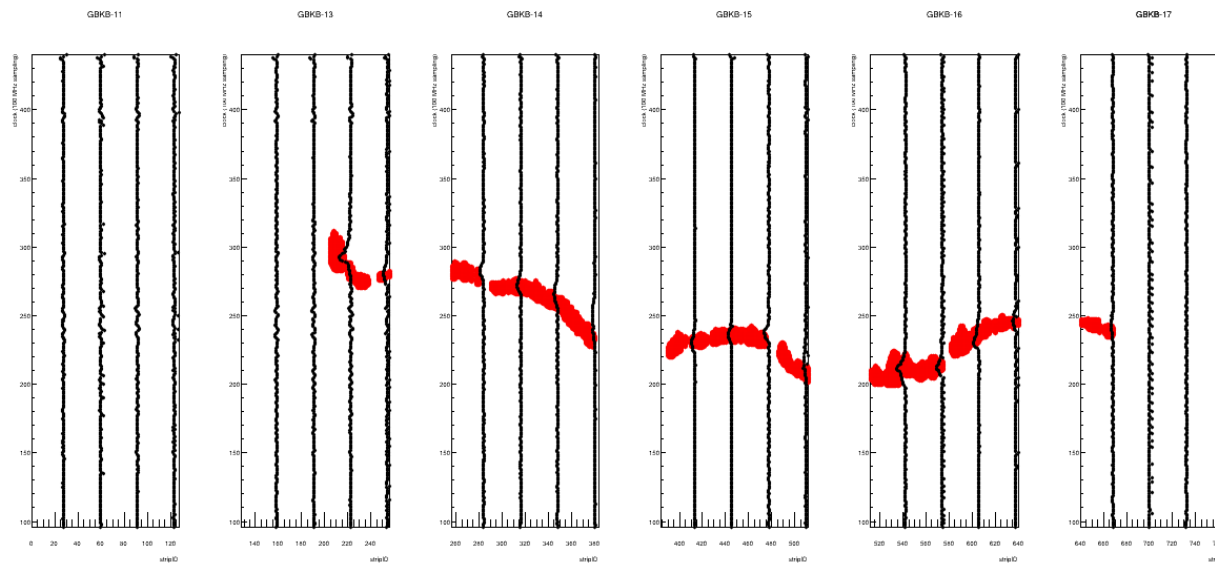
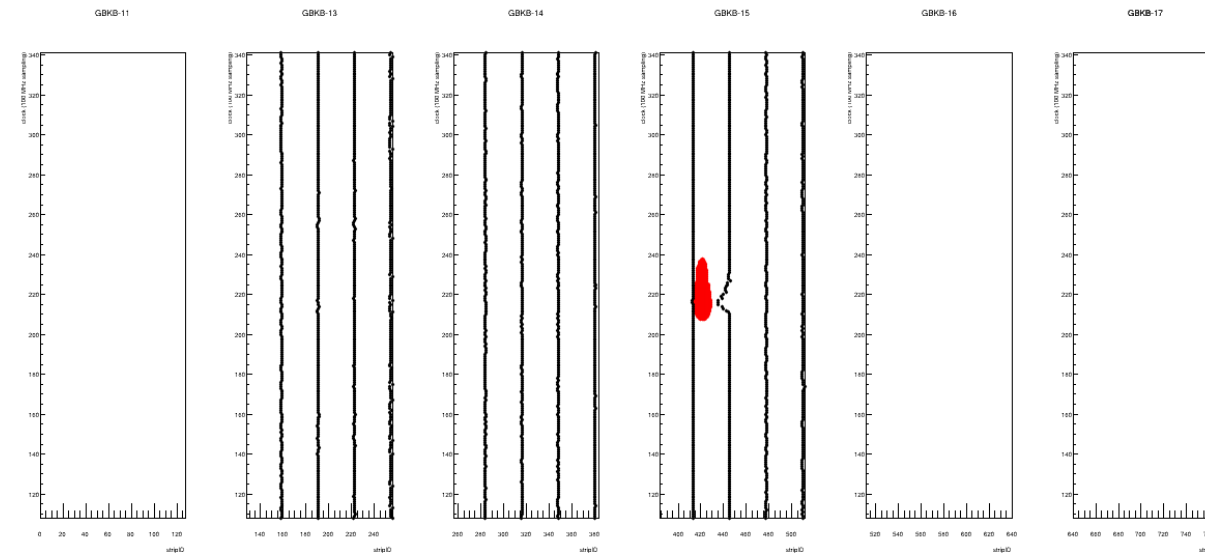
# ビームテスト @産総研

原子核反跳

- 原子核反跳、電子反跳事象  
どちらも検出

- 長い飛跡も再構成できている

電子反跳



# Mezzanine Card

## • 使用IC

- 分配器 : CDCLVC1112PW (Texas Instruments)
  - Turn-on time : ~100fs
  - Supply current : ~10mA
  - Vdd : 2.5V
- Single-ended to LVDS : DS90LV004TVS (Texas Instruments)
  - Turn-on time : ~0.3ns
  - Supply current : ~140mA
  - Vdd : 3.3V
- LVDS to single-ended : SN65LVDT388ADBT (Texas Instruments)
  - Turn-on time : ~5ns
  - Supply current : ~40mA
  - Vdd : 3.3V
- レベルシフト : TS5A623157DGSR (Texas Instruments)
  - Turn-on time : ~4ns
  - Supply current : ~0.75uA

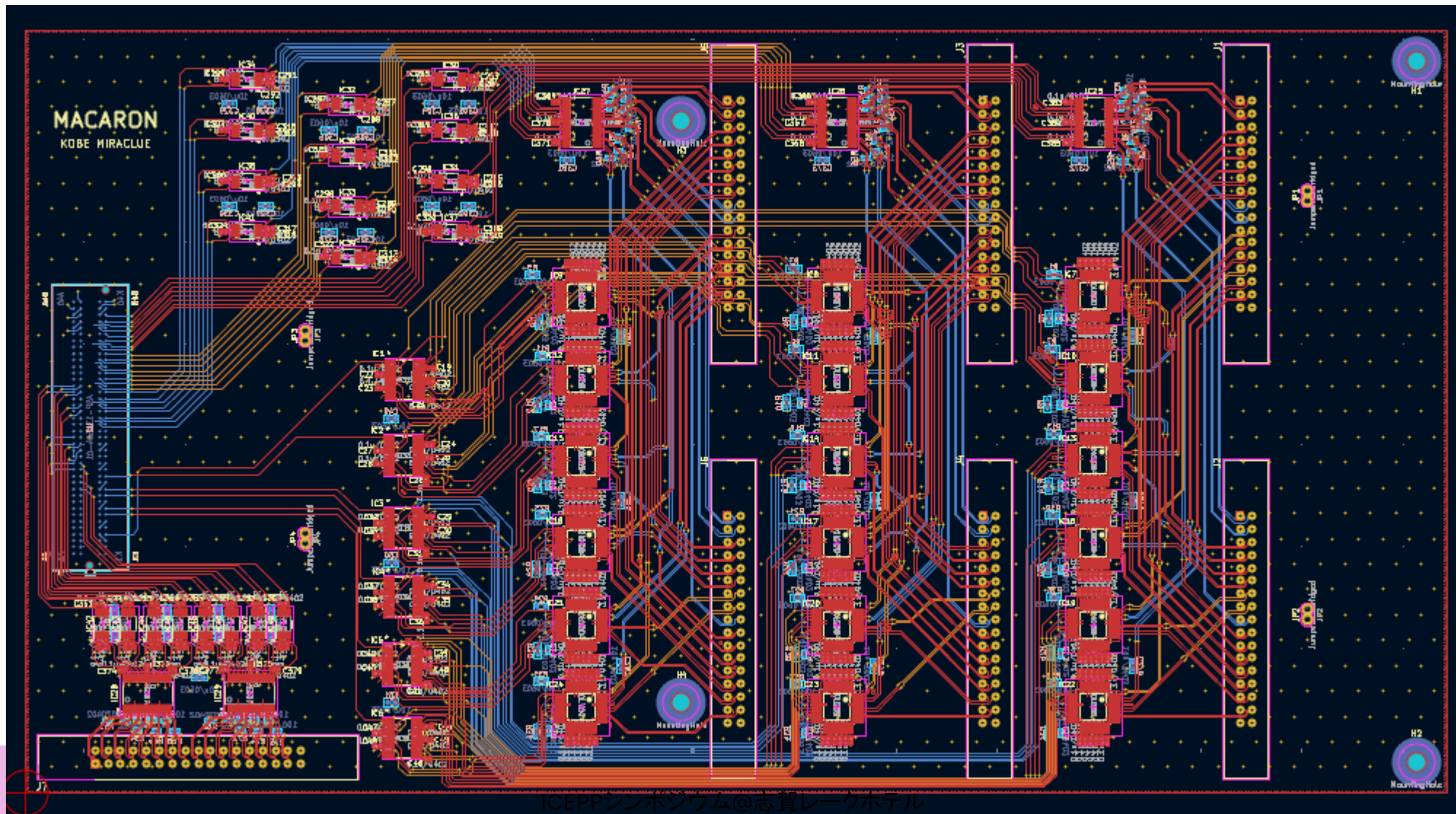
CDCLVC1112PW			
1	CLKIN	Y1	24
2	1G	Y3	23
3	Y_0	VDD_5	22
4	GND_1	Y2	21
5	VDD_1	GND_5	20
6	Y_4	Y5	19
7	GND_2	VDD_4	18
8	Y_6	Y7	17
9	VDD_2	Y8	16
10	Y_9	GND_4	15
11	GND_3	Y10	14
12	Y11	VDD_3	13

DS90LV004TVS											
13	INO+										48
14	INO-	PWDN	VDD_6	VDD_5	VDD_5	GND_2	GND_1	VDD_4	N/C_1	VDD_3	47
15	IN1+										46
16	IN1-										45
17	GND_3										44
18	GND_4										43
19	IN2+										42
20	IN2-										41
21	IN3+										40
22	IN3-										39
23	GND_5	GND_7	GND_8	VDD_7	VDD_8	VDD_9	N/C_2	N/C_3	VDD_10	VDD_11	38
24	GND_6										37
25											
26											
27											
28											
29											
30											
31											
32											
33											
34											
35											
36											
											+3V3

TS5A623157DGSR			
1	IN1	COM1	10
2	NO1	NC1	9
3	GND	V+	8
4	NO2	NC2	7
5	IN2	COM2	6

SN65LVDT388ADBT			
1	A1A	GND_2	38
2	A1B	VCC_2	37
3	A2A	ENA	36
4	A2B	A1Y	35
5	AGND_1	A2Y	34
6	B1A	ENB	33
7	B1B	B1Y	32
8	B2A	B2Y	31
9	B2B	DGND_2	30
10	AGND_2	DVCC	29
11	C1A	DGND_1	28
12	C1B	C1Y	27
13	C2A	C2Y	26
14	C2B	ENC	25
15	AGND_3	D1Y	24
16	D1A	D2Y	23
17	D1B	END	22
18	D2A	VCC_1	21
19	D2B	GND_1	20

# Mezzanine Card



# Scaler logic

- Vivado(AMD)で作成
- Scaler\_0の中にcounter binaryを入れている
  - Real time counter
  - Live time counter
- スイッチとLEDで動作確認可能
  - DAQ ENABLE, VetoをスイッチのON/OFFで入力
  - Live time counterの動きをLEDに出力

